

Armadillo-200 シリーズ

220/230/240

Hardware Manual

Version 2.0.6
2008 年 2 月 1 日

株式会社アットマークテクノ
<http://www.atmark-techno.com/>

 **Armadillo** 公式サイト
<http://armadillo.atmark-techno.com/>

目次

1.	はじめに	1
1.1.	マニュアルについて	1
2.	注意事項	2
2.1.	安全に関する注意事項	2
2.2.	保証に関する注意事項	2
2.3.	取り扱い上の注意事項	3
2.4.	Power over Ethernet使用時の注意事項	3
2.5.	ソフトウェア使用に関しての注意事項	3
2.6.	電波障害について	3
2.7.	商標について	4
3.	概要	5
3.1.	ボード概要	5
3.2.	ブロック図	6
4.	メモリマップ	9
4.1.	物理メモリマップ	9
4.2.	Linux使用時の論理メモリマップ	10
5.	各種インターフェース仕様	11
5.1.	各種インターフェースの配置	11
5.1.1.	Armadillo-220 インターフェースの配置	11
5.1.2.	Armadillo-230 インターフェースの配置	12
5.1.3.	Armadillo-240 インターフェースの配置	13
5.2.	CON1 (NANDフラッシュメモリインターフェース)	14
5.3.	CON2 (LANインターフェース 1)	14
5.4.	CON3 (シリアルインターフェース 1 / 3)	15
5.4.1.	Armadillo-220/230 (シリアルインターフェース 3)	15
5.4.2.	Armadillo-240 (シリアルインターフェース 1)	16
5.5.	CON4 (シリアルインターフェース 2)	17
5.6.	CON5 (USBインターフェース)	18
5.7.	CON6 (リザーブ端子)	18
5.8.	CON7 (パラレルインターフェース 1)	19
5.9.	CON8 (EP9307 JTAGインターフェース)	20
5.10.	CON9 (VGAコネクタ)	21
5.11.	CON10 (電源入力コネクタ)	21
5.12.	CON12 (パラレルインターフェース 2)	22
5.13.	CON13, CON16 (シリアルインターフェース 1)	23
5.14.	CON15 (LANインターフェース 2)	24
5.15.	D1, D2 (LED)	24
5.16.	SW1 (タクトスイッチ)	24
5.17.	JP1, JP2 (起動モード設定ジャンパ)	25
5.17.1.	JP1 (ブートROMの選択)	25
5.17.2.	JP2 (ブートLinuxの選択)	25
5.18.	LANコネクタLED	25
6.	参考回路例	26
7.	基板形状図	27
7.1.	Armadillo-220 基板形状図	27
7.2.	Armadillo-230 基板形状図	28
7.3.	Armadillo-240 基板形状図	29
7.4.	NANDフラッシュメモリモジュール形状図	30

8. ケース形状図	31
8.1. Armadillo-220/240 ケース形状図	31
8.2. Armadillo-230 ケース形状図	32
9. Appendix	33
9.1. GPIO資料	33
9.2. +3.3Vの最大出力電流について	34
10. 更新履歴	35

表目次

表 3-1	Armadillo-200 シリーズ ボード仕様	5
表 4-1	Armadillo-200 シリーズ物理メモリマップ	9
表 4-2	Armadillo-200 シリーズ Linux使用時の論理メモリマップ	10
表 5-1	Armadillo-220 インターフェースの内容	11
表 5-2	Armadillo-230 インターフェースの内容	12
表 5-3	Armadillo-240 インターフェースの内容	13
表 5-4	CON2 信号配列	14
表 5-5	CON3 信号配列	15
表 5-6	CON3 信号配列	16
表 5-7	CON4 信号配列	17
表 5-8	CON5 信号配列	18
表 5-9	CON7 信号配列	19
表 5-10	パラレルインターフェース 1 の電氣的仕様	19
表 5-11	CON8 信号配列	20
表 5-12	CON9 信号配列	21
表 5-13	解像度と水平周波数	21
表 5-14	CON12 信号配列	22
表 5-15	パラレルインターフェース 2 の電氣的仕様	22
表 5-16	CON16 信号配列	23
表 5-17	CON13 信号配列	23
表 5-18	CON15 信号配列	24
表 5-19	D1 赤LEDの状態	24
表 5-20	D2 緑LEDの状態	24
表 5-21	SW1 の状態	24
表 5-22	ジャンパの設定と動作	25
表 5-23	LANコネクタLEDの状態	25
表 9-1	GPIOピン一覧表	33
表 9-2	GPIOレジスタマップ	34
表 9-3	製品別最大出力電流	34

図目次

図 3-1	Armadillo-220 ブロック図	6
図 3-2	Armadillo-230 ブロック図	7
図 3-3	Armadillo-240 ブロック図	8
図 5-1	Armadillo-220 インターフェースの配置	11
図 5-2	Armadillo-230 インターフェースの配置	12
図 5-3	Armadillo-240 インターフェースの配置	13
図 5-4	A C アダプタの極性マーク	21
図 6-1	参考回路例	26
図 7-1	Armadillo-220 の基板形状	27
図 7-2	Armadillo-230 の基板形状	28
図 7-3	Armadillo-240 の基板形状	29
図 7-4	NANDフラッシュメモリモジュールの形状	30
図 8-1	Armadillo-220/240 のケース形状	31
図 8-2	Armadillo-230 のケース形状	32

1.はじめに

1.1. マニュアルについて

本マニュアルは、Armadillo-200 シリーズ(220/230/240)を使用する上で必要な情報のうち、以下の点について記載されています。

- ハードウェア概要
- メモリマップ
- インターフェース仕様
- 基板およびケースの形状

Armadillo-200 シリーズの機能を最大限に引き出すために、ご活用いただければ幸いです。

2. 注意事項

2.1. 安全に関する注意事項

本製品を安全にご使用いただくために、特に以下の点にご注意くださいますようお願いいたします。



本製品には一般電子機器用（OA機器・通信機器・計測機器・工作機械等）に製造された半導体部品を使用していますので、その誤作動や故障が直接生命を脅かしたり、身体・財産等に危害を及ぼす恐れのある装置（医療機器・交通機器・燃焼制御・安全装置等）に組み込んでのご使用はご遠慮ください。また、半導体部品を使用した製品は、外来ノイズやサージにより誤作動や故障する可能性があります。ご使用になる場合は万一誤作動、故障した場合においても生命・身体・財産等が侵害されることのないよう、装置としての安全設計（リミットスイッチやヒューズ・ブレーカ等の保護回路の設置、装置の多重化等）に万全を期されますようお願い申し上げます。

2.2. 保証に関する注意事項

- 製品保証範囲について
付属品（ソフトウェアを含みます）を使用し、取扱説明書、各注意事項に基づく正常なご使用に限り有効です。万一正常なご使用のもと製品が故障した場合は、初期不良保証期間内であれば新品交換をさせていただきます。
- 保証対象外になる場合
次のような場合の故障・損傷は、保証期間内であっても保証対象外になります。
 1. 取扱説明書に記載されている使用方法、または注意に反したお取り扱いによる場合
 2. 改造や部品交換に起因する場合。または正規のものではない機器を接続したことによる場合
 3. お客様のお手元に届いた後の輸送、移動時の落下など、お取り扱いの不備による場合
 4. 火災、地震、水害、落雷、その他の天災、公害や異常電圧による場合
 5. ACアダプタ、専用ケーブルなどの付属品について、同梱のものを使用していない場合
 6. 修理依頼の際に購入時の付属品がすべて揃っていない場合
- 免責事項
弊社に故意または重大な過失があった場合を除き、製品の使用および、故障、修理によって発生するいかなる損害についても、弊社は一切の責任を負わないものとします。



本製品は購入時の初期不良以外の保証をおこなっておりません。保証期間は商品到着後2週間です。本製品をご購入されましたらお手数でも必ず動作確認をおこなってからご使用ください。本製品に対して注意事項を守らずに発生した故障につきましては保証対象外となります。

2.3. 取り扱い上の注意事項

本製品に恒久的なダメージをあたえないよう、取り扱い時には以下のような点にご注意ください。

- **本製品の改造**
本製品について改造をおこなった場合は保証対象外となりますので十分ご注意ください。
また、改造やコネクタ等の増設^{*1}をおこなう場合は、作業前に必ず動作確認をおこなうようお願いいたします。
- **電源の投入**
本製品や周辺回路に電源が入っている状態での汎用入出力コネクタの着脱は、絶対に行わないでください。
- **静電気**
本製品には CMOS デバイスを使用していますので、ご使用になる時までは、帯電防止対策のされている、出荷時のパッケージ等にて保管してください。
- **ラッチアップ**
電源および入出力からの過大なノイズやサージ、電源電圧の急激な変動等により、使用している CMOS デバイスがラッチアップを起こす可能性があります。いったんラッチアップ状態となると、電源を切断しないかぎりこの状態が維持されるため、デバイスの破損につながる可能性があります。ノイズの影響を受けやすい入出力ラインには、保護回路を入れることや、ノイズ源となる装置と共通の電源を使用しない等の対策をとることをお勧めします。

2.4. Power over Ethernet 使用時の注意事項

- **LAN ケーブル**
Type-B の給電装置を使う場合は、全結線されたケーブルを使用してください。
- **LAN コネクタの再挿入**
Power over Ethernet 使用時、LAN コネクタを再度挿し直したときに HUB 側が受電装置確認のために通電が数秒遅れる場合がありますが動作には支障ありません。

2.5. ソフトウェア使用に関する注意事項

- **本製品に含まれるソフトウェアについて**
本製品に含まれるソフトウェア(付属のドキュメント等も含まれます)は、現状のまま(AS IS)提供されるものであり、特定の目的に適合することや、その信頼性、正確性を保証するものではありません。また、本製品の使用による結果についてもなんら保証するものではありません。

2.6. 電波障害について

この装置は、情報処理装置等電波障害自主規制協議会 (VCCI) の基準に基づくクラスA情報技術装置^{*2}です。この装置を家庭環境で使用すると電波妨害を引き起こすことがあります。この場合には使用者が適切な対策を講ずるよう要求されることがあります。

^{*1} コネクタを増設する際にはマスキングをおこない、周囲の部品に半田くず、半田ボール等付着しないよう十分にご注意ください。

^{*2} Armadillo-230 は申請済み、Armadillo-220/240 は調査中 (2007 年 1 月 19 日現在) です。

本製品は、開発セット付属の AC アダプタ(NP-12-1S0523)を使用した状態でクラス A をクリアしています。

2.7. 商標について

Armadillo は株式会社アットマークテクノの登録商標です。

その他の記載の商品名および会社名は、各社・各団体の商標または登録商標です。

3. 概要

3.1. ボード概要

Armadillo-200 シリーズの主な仕様は次の通りです。

表 3-1 Armadillo-200 シリーズ ボード仕様

	Armadillo-220	Armadillo-230	Armadillo-240
プロセッサ	CirrusLogic EP9307 ARM920T コア採用 ・ARM9TDMI CPU ・16kByte 命令キャッシュ ・16kByte データキャッシュ ・Thumb code(16bit 命令セット)サポート		
システムクロック	CPU Core クロック:200MHz BUS クロック:100MHz 源発振クロック:14.7456MHz		
メモリ	SDRAM:32MByte(16bit 幅) FLASH:8MByte(16bit 幅)		SDRAM:64MByte(32bit 幅) FLASH:8MByte(16bit 幅)
LAN インターフェース	10BASE-T/100BASE-TX Power over Ethernet対応 (IEEE802.3af準拠)*1*2	Ch.1: ・10BASE-T/100BASE-TX ・Power over Ethernet 対応 (IEEE802.3af 準拠) *1*2 Ch.2: ・10BASE-T/100BASE-TX	10BASE-T/100BASE-TX Power over Ethernet 対応 (IEEE802.3af 準拠) *1*2
VGA	/		コネクタ形状: D-sub 15ピン(ミニ) 最大解像度 1024×768 ・1024×768 (8bit Color) ・800×600 (8/16/18bit Color) ・640×480 (8/16/18bit Color)
シリアルポート	3チャンネル(調歩同期, Max:230.4kbps) UART1: ・RS232C レベル入出力 ・フロー制御ピン有り(CTS,RTS,DTR,DSR,DCD,RI) UART2/UART3: ・3.3V I/O レベル ・フロー制御ピン無し		2チャンネル(調歩同期, Max: 230.4kbps) UART1/UART2: ・3.3V I/O レベル ・フロー制御ピン無し
汎用入出力(GPIO)	16bit		
スイッチ	タクトスイッチ × 1		
USB (Host)	2.0 Full Speed (12Mbps) 2チャンネル, Type-A コネクタ	/	
タイマ	CPU 内蔵タイマ ・16bit 汎用タイマ:2チャンネル (1チャンネルは Linux のシステムタイマに使用) ・32bit 汎用タイマ:1チャンネル ・40bit デバッグ向けタイマ:1チャンネル		
基板サイズ(mm)	75.0 × 50.0 (突起部含まず)		
ケースサイズ(mm)	83.0 × 58.0 × 24.3 (突起部含まず)		
電源電圧	DC5V ± 5%		
消費電力	約 1.5W*3	約 1.7W*4	約 1.5W*3
使用温度範囲	0 ~ 60		

*1 製造時オプション

*2 Type-A/B に対応

*3 USB デバイスの消費電力を除く

*4 Ethernet 2ポート接続時

3.2. ブロック図

Armadillo-200 シリーズのブロック図は次の通りです。

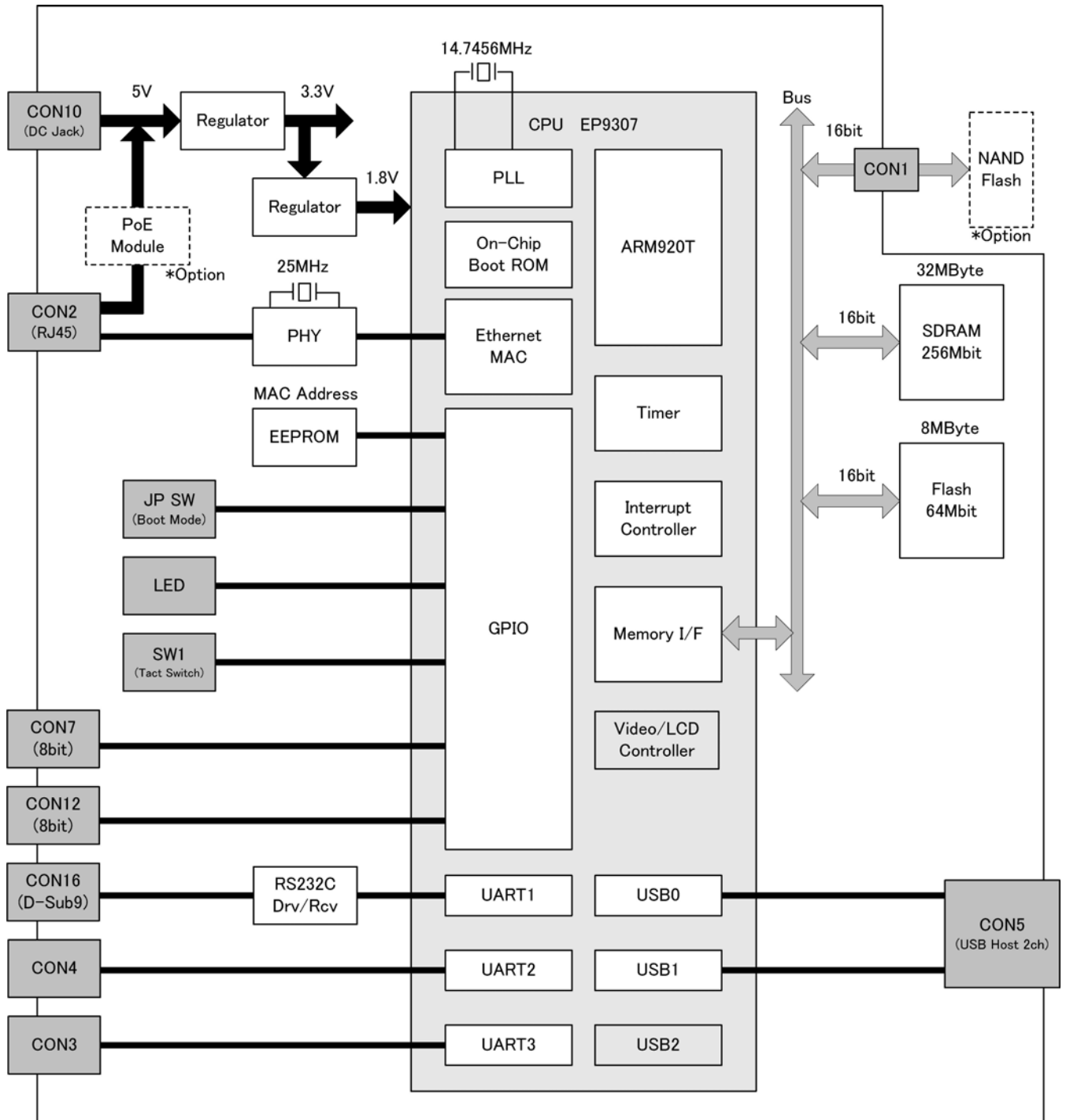


図 3-1 Armadillo-220 ブロック図

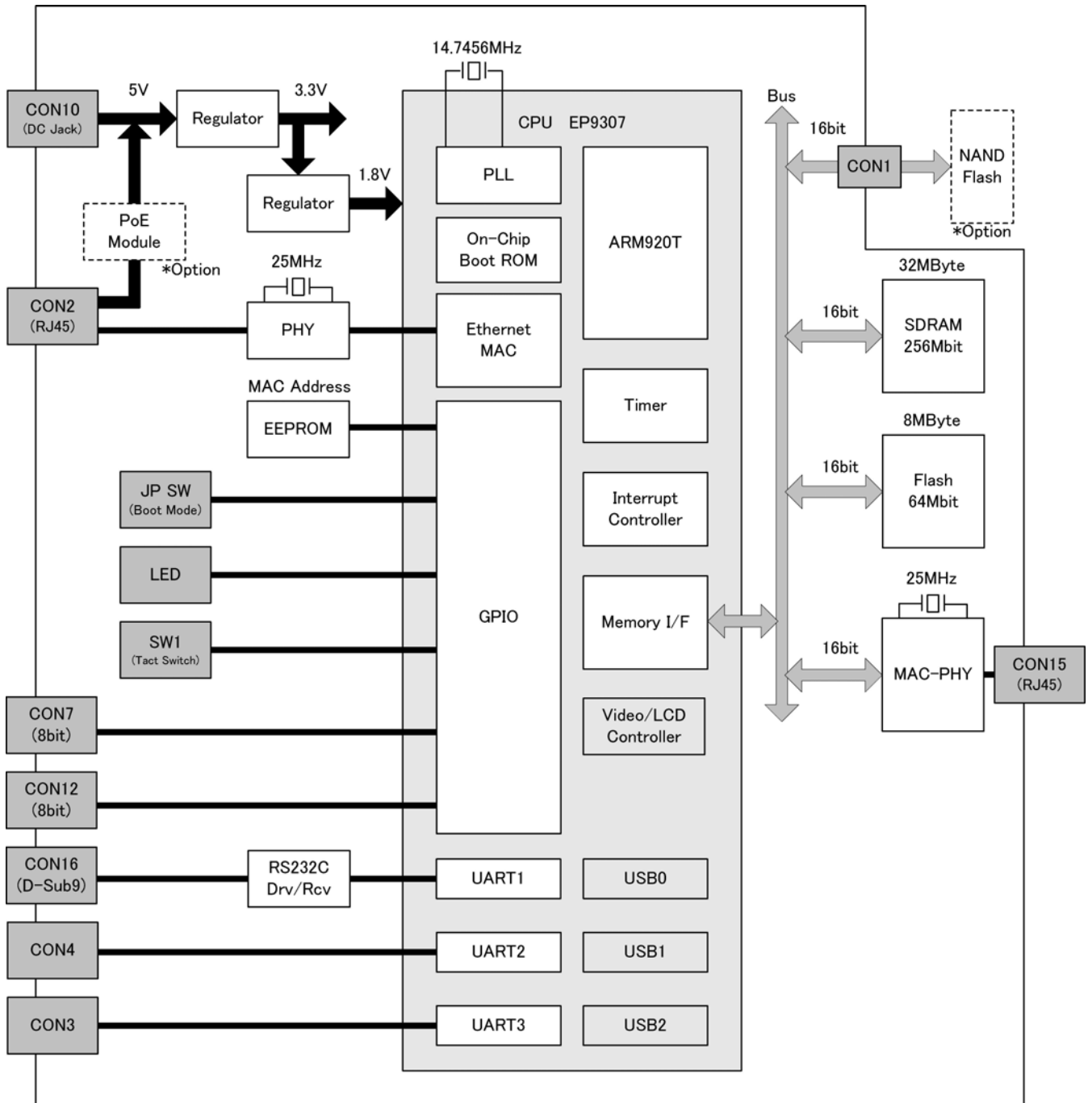


図 3-2 Armadillo-230 ブロック図

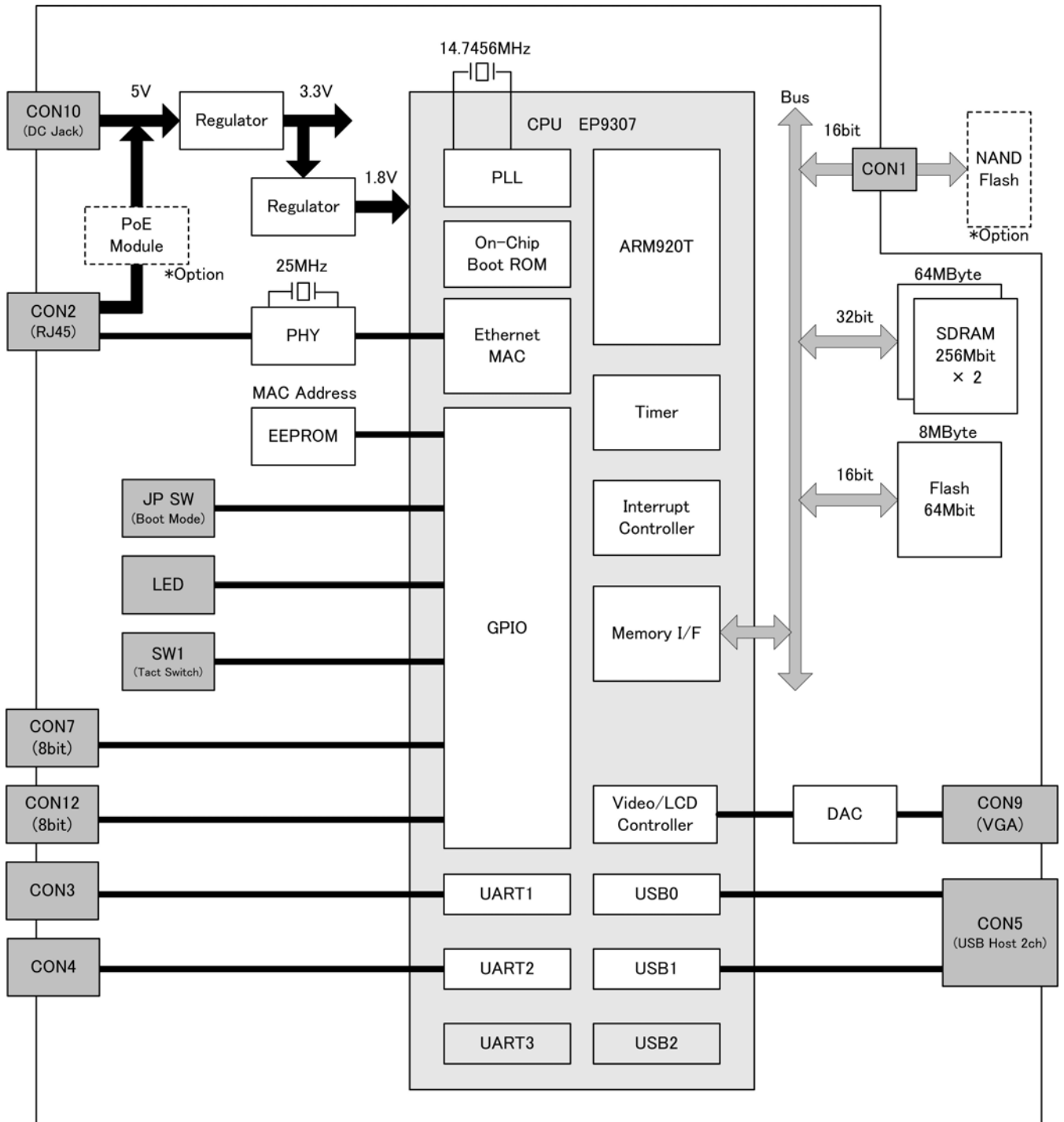


図 3-3 Armadillo-240 ブロック図

4. メモリマップ

4.1. 物理メモリマップ

Armadillo-200 シリーズの物理メモリマップは次の通りです。

表 4-1 Armadillo-200 シリーズ物理メモリマップ

Start Address	End Address	デバイス		メモリエリア	設定	
		Armadillo-220/230	Armadillo-240			
0x0000 0000	0x0FFF FFFF	Reserved		CS0		
0x1000 0000	0x1FFF FFFF	Reserved		CS1		
0x2000 0000	0x2FFF FFFF	Reserved		CS2		
0x3000 0000	0x3FFF FFFF	NAND Flash Memory (Option)		CS3	8bit 幅	
0x4000 0000	0x4FFF FFFF	Reserved				
0x5000 0000	0x5FFF FFFF	Reserved				
0x6000 0000	0x607F FFFF	Flash Memory (8MByte)		CS6	16bit 幅	
0x6080 0000	0x6FFF FFFF	Reserved				
0x7000 0000	0x7FFF FFFF	LAN9115 Internal Register(A230 のみ)		CS7	16bit 幅	
0x8000 0000	0x8008 FFFF	EP9307 Internal Register (AHB)		CPU System Register		
0x8009 0000	0x8009 3FFF	Internal Boot ROM (16KByte)				
0x8009 4000	0x800A FFFF	Reserved				
0x800B 0000	0x800F FFFF	EP9307 Internal Register (AHB)				
0x8010 0000	0x807F FFFF	Reserved				
0x8080 0000	0x8094 FFFF	EP9307 Internal Register (APB)				
0x8095 0000	0x8FFF FFFF	Reserved				
0x9000 0000	0xBFFF FFFF	Reserved				
0xC000 0000	0xC07F FFFF	SDRAM (8MByte)	SDRAM(32Mbyte)	SDCE0	A220/A230 16bit 幅	
0xC080 0000	0xC0FF FFFF	Reserved				
0xC100 0000	0xC17F FFFF	SDRAM (8MByte)				
0xC180 0000	0xC1FF FFFF	Reserved				
0xC200 0000	0xC3FF FFFF		Reserved			
0xC400 0000	0xC47F FFFF	SDRAM (8MByte)	SDRAM(32Mbyte)		A240 32bit 幅	
0xC480 0000	0xC4FF FFFF	Reserved				
0xC500 0000	0xC57F FFFF	SDRAM (8MByte)				
0xC580 0000	0xC5FF FFFF	Reserved				
0xC600 0000	0xCFFF FFFF		Reserved			
0xD000 0000	0xDFFF FFFF	Reserved		SDCE1		
0xE000 0000	0xEFFF FFFF	Reserved		SDCE2		
0xF000 0000	0xFFFF FFFF	Reserved		SDCE3		

4.2. Linux 使用時の論理メモリマップ

Linux を使用する場合、Armadillo-200 シリーズは MMU により次の論理メモリマップに設定されます。

表 4-2 Armadillo-200 シリーズ Linux 使用時の論理メモリマップ

Start Address	End Address	デバイス		メモリエリア	設定
		Armadillo-220/230	Armadillo-240		
動的に確保	0x007F FFFF	Flash Memory (8MByte)		CS6	16bit 幅
0xC000 0000	0xC1FF FFFF	SDRAM (32MByte)	SDRAM (64MByte)	SDCE0	16/32bit 幅
0xC200 0000	0xC3FF FFFF	Reserved			
0xC400 0000	0xCFFF FFFF	Reserved			
0xD000 0000	0xFE6F FFFF	Reserved			
0xFE70 0000	0xFE7F FFFF	LAN9115 Internal Register(A230 のみ)		CS7	16bit 幅
0xFE80 0000	0xFEFF FFFF	Reserved			
0xFF00 0000	0xFF08 FFFF	EP9307 Internal Register (AHB)		CPU System Register	
0xFF09 0000	0xFF09 3FFF	Internal Boot ROM (16KByte)			
0xFF09 4000	0xFF0A FFFF	Reserved			
0xFF0B 0000	0xFF0F FFFF	EP9307 Internal Register (AHB)			
0xFF10 0000	0xFF7F FFFF	Reserved			
0xFF80 0000	0xFF94 FFFF	EP9307 Internal Register (APB)			
0xFF95 0000	0xFFFF FFFF	Reserved			

5. 各種インターフェース仕様

5.1. 各種インターフェースの配置

5.1.1. Armadillo-220 インターフェースの配置

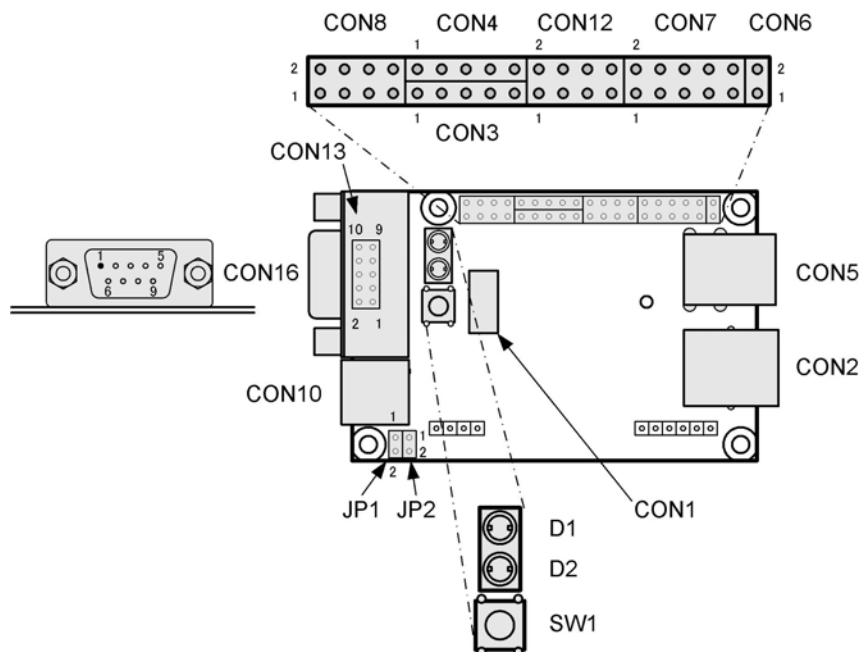


図 5-1 Armadillo-220 インターフェースの配置

表 5-1 Armadillo-220 インターフェースの内容

記号	インターフェース	形状	備考
CON1	NAND フラッシュメモリインターフェース	30 ピン (面実装)	
CON2	LAN インターフェース 1 (10BASE-T/100BASE-TX)	RJ-45	
CON3	シリアルインターフェース 3	5 ピン (2.54mm ピッチ)	
CON4	シリアルインターフェース 2	5 ピン (2.54mm ピッチ)	
CON5	USB インターフェース	Type-A 2 ポートスタック	
CON6	リザーブ端子	2 ピン (2.54mm ピッチ)	コネクタ非搭載
CON7	パラレルインターフェース 1 (8bit 汎用入出力)	10 ピン (2.54mm ピッチ)	コネクタ非搭載
CON8	EP9307JTAG インターフェース	8 ピン (2.54mm ピッチ)	コネクタ非搭載
CON10	電源入力コネクタ	DC ジャック	
CON12	パラレルインターフェース 2 (8bit 汎用入出力)	8 ピン (2.54mm ピッチ)	コネクタ非搭載
CON13	シリアルインターフェース 1	10 ピン (2.54mm ピッチ)	コネクタ非搭載
CON16	シリアルインターフェース 1	D-Sub9 ピン(オス)	
D1	ステータス LED (赤)	φ3mm LED	
D2	ステータス LED (緑)	φ3mm LED	
SW1	タクトスイッチ	SW h=17mm	
JP1	起動モード設定ジャンパ	2 ピン (2.54mm ピッチ)	
JP2	起動モード設定ジャンパ	2 ピン (2.54mm ピッチ)	

5.1.2. Armadillo-230 インターフェースの配置

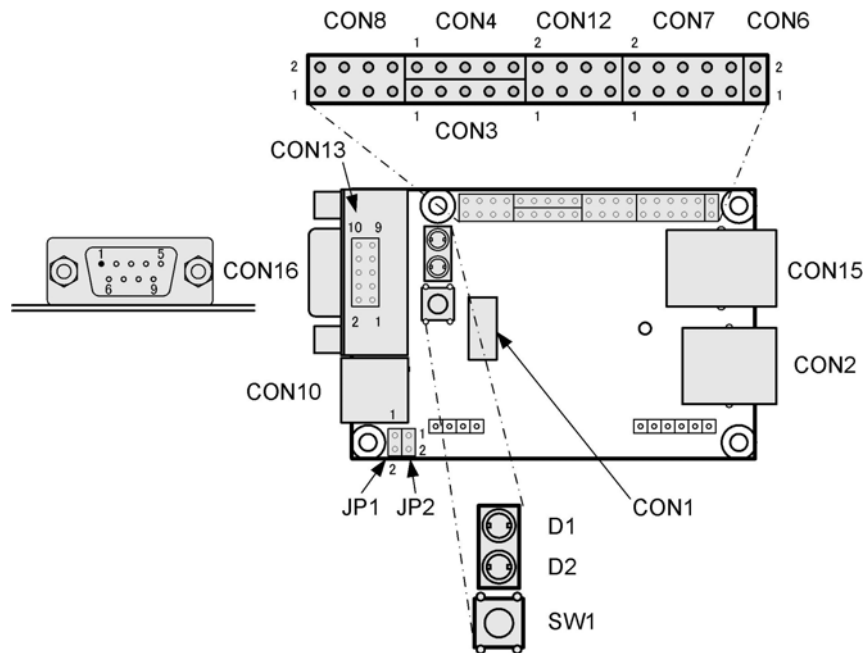


図 5-2 Armadillo-230 インターフェースの配置

表 5-2 Armadillo-230 インターフェースの内容

記号	インターフェース	形状	備考
CON1	NAND フラッシュメモリインターフェース	30 ピン (面実装)	
CON2	LAN インターフェース 1 (10BASE-T/100BASE-TX)	RJ-45	
CON3	シリアルインターフェース 3	5 ピン (2.54mm ピッチ)	
CON4	シリアルインターフェース 2	5 ピン (2.54mm ピッチ)	
CON6	リザーブ端子	2 ピン (2.54mm ピッチ)	コネクタ非搭載
CON7	パラレルインターフェース 1 (8bit 汎用入出力)	10 ピン (2.54mm ピッチ)	コネクタ非搭載
CON8	EP9307JTAG インターフェース	8 ピン (2.54mm ピッチ)	コネクタ非搭載
CON10	電源入力コネクタ	DC ジャック	
CON12	パラレルインターフェース 2 (8bit 汎用入出力)	8 ピン (2.54mm ピッチ)	コネクタ非搭載
CON13	シリアルインターフェース 1	10 ピン (2.54mm ピッチ)	コネクタ非搭載
CON15	LAN インターフェース 2 (10BASE-T/100BASE-TX)	RJ-45	
CON16	シリアルインターフェース 1	D-Sub9 ピン(オス)	
D1	ステータス LED (赤)	φ3mm LED	
D2	ステータス LED (緑)	φ3mm LED	
SW1	タクトスイッチ	SW h=17mm	
JP1	起動モード設定ジャンパ	2 ピン (2.54mm ピッチ)	
JP2	起動モード設定ジャンパ	2 ピン (2.54mm ピッチ)	

5.1.3. Armadillo-240 インターフェースの配置

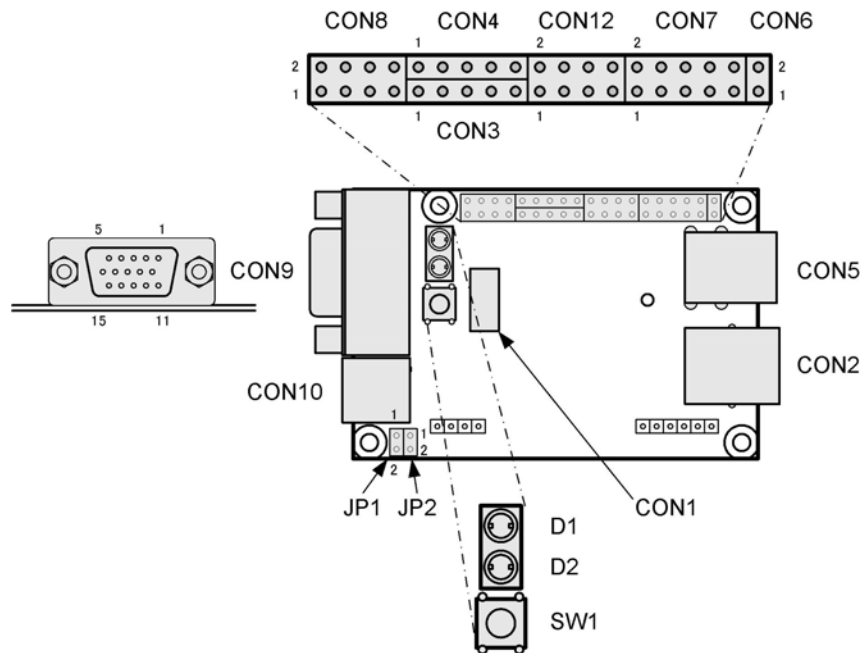


図 5-3 Armadillo-240 インターフェースの配置

表 5-3 Armadillo-240 インターフェースの内容

記号	インターフェース	形状	備考
CON1	NAND フラッシュメモリインターフェース	30 ピン (面実装)	
CON2	LAN インターフェース 1 (10BASE-T/100BASE-TX)	RJ-45	
CON3	シリアルインターフェース 1	5 ピン (2.54mm ピッチ)	
CON4	シリアルインターフェース 2	5 ピン (2.54mm ピッチ)	
CON5	USB インターフェース	Type-A 2 ポートスタック	
CON6	リザーブ端子	2 ピン (2.54mm ピッチ)	コネクタ非搭載
CON7	パラレルインターフェース 1 (8bit 汎用入出力)	10 ピン (2.54mm ピッチ)	コネクタ非搭載
CON8	EP9307JTAG インターフェース	8 ピン (2.54mm ピッチ)	コネクタ非搭載
CON9	VGA インターフェース	D-Sub15 ピン (3 列)	
CON10	電源入力コネクタ	DC ジャック	
CON12	パラレルインターフェース 2 (8bit 汎用入出力)	8 ピン (2.54mm ピッチ)	コネクタ非搭載
D1	ステータス LED (赤)	φ3mm LED	
D2	ステータス LED (緑)	φ3mm LED	
SW1	タクトスイッチ	SW h=17mm	
JP1	起動モード設定ジャンパ	2 ピン (2.54mm ピッチ)	
JP2	起動モード設定ジャンパ	2 ピン (2.54mm ピッチ)	

5.2.CON1 (NAND フラッシュメモリインターフェース)

CON1 は弊社オプション品「NAND フラッシュメモリ」用インターフェースです。

5.3.CON2 (LAN インターフェース 1)

CON2 は 10BASE-T/100BASE-TX の LAN インターフェースです。カテゴリ 5 以上の Ethernet ケーブルを接続することができます。通常はハブに対してストレートケーブルで接続しますが、クロスケーブルを使用して直接パソコン等の機器と接続することもできます。

Power over Ethernet (PoE)(IEEE802.3af) *5にも対応しており、Power over Ethernet用給電装置を使用してEthernetケーブル経由での電源入力も可能です。(給電装置はType-A/Bどちらにも対応していません。)

表 5-4 CON2 信号配列

ピン番号	信号名	I/O	機 能
1	TX +	Out	差動のツイストペア送信出力(+) およびPoE電源(Type-A)*1
2	TX -	Out	差動のツイストペア送信出力(-) およびPoE電源(Type-A)*1
3	RX +	In	差動のツイストペア受信入力(+) およびPoE電源(Type-A)*1
4	VB1	-	(PoE電源 Type-B)*1
5	VB1	-	(PoE電源 Type-B)*1
6	RX -	In	差動のツイストペア受信入力(-) およびPoE電源(Type-A)*1
7	VB2	-	(PoE電源 Type-B)*1
8	VB2	-	(PoE電源 Type-B)*1

*5 PoE による電源供給には、オプション PoE モジュールの実装が必要となります。

5.4. CON3 (シリアルインターフェース 1 / 3)

5.4.1. Armadillo-220/230 (シリアルインターフェース 3)

CON3 は非同期(調歩同期)シリアルインターフェースです。CPU(EP9307)の UART3 と接続されています。GPIOとRXD3 には弱プルアップが内蔵されています。GPIOの電氣的仕様は「表 5-10 パラレルインターフェース 1 の電氣的仕様」をご覧ください。

- 信号入出力レベル : 3.3V I/O レベル
- 最大データ転送レート : 230.4kbps
- フロー制御 : なし
- FIFO : 送受信ともに 16Byte 内蔵

表 5-5 CON3 信号配列

ピン番号	信号名	I/O	機能
1	GPIO	In/Out	EP9307 の EGPIO3(Port A : 3)ピンに接続
2	RXD3	In	EP9307 内蔵の UART3-RXD ピンに接続
3	TXD3	Out	EP9307 内蔵の UART3-TXD ピンに接続
4	+3.3V	Power	電源(+3.3V)*6
5	GND	Power	電源(GND)

*6 最大出力電流については、「9.2 +3.3V の最大出力電流について」をご覧ください。

5.4.2. Armadillo-240 (シリアルインターフェース 1)

CON3 は非同期(調歩同期)シリアルインターフェースです。CPU(EP9307)の UART1 と接続されています。GPIOとRXD1 には弱プルアップが内蔵されています。GPIOの電氣的仕様は「表 5-10 パラレルインターフェース 1 の電氣的仕様」をご覧ください。

- 信号入出力レベル：3.3V I/O レベル
- 最大データ転送レート：230.4kbps
- フロー制御：なし
- FIFO：送受信ともに 16Byte 内蔵

表 5-6 CON3 信号配列

ピン番号	信号名	I/O	機能
1	GPIO	In/Out	EP9307 の EGPIO3(Port A : 3)ピンに接続
2	RXD1	In	EP9307 内蔵の UART1-RXD ピンに接続
3	TXD1	Out	EP9307 内蔵の UART1-TXD ピンに接続
4	+3.3V	Power	電源(+3.3V)*7
5	GND	Power	電源(GND)

*7 最大出力電流については、「9.2 +3.3V の最大出力電流について」をご覧ください。

5.5. CON4 (シリアルインターフェース 2)

CON4 は非同期(調歩同期)シリアルインターフェースです。CPU(EP9307)の UART2 と接続されています。GPIOとRXD2 には弱プルアップが内蔵されています。GPIOの電気的仕様は「表 5-10 パラレルインターフェース 1 の電気的仕様」をご覧ください。

- 信号入出力レベル：3.3V I/O レベル
- 最大データ転送レート：230.4kbps
- フロー制御：なし
- FIFO：送受信ともに 16Byte 内蔵

表 5-7 CON4 信号配列

ピン番号	信号名	I/O	機能
1	GPIO	In/Out	EP9307 の EGPIO2(Port A : 2)ピンに接続
2	RXD2	In	EP9307 内蔵の UART2-RXD ピンに接続
3	TXD2	Out	EP9307 内蔵の UART2-TXD ピンに接続
4	+3.3V	Power	電源(+3.3V)*8
5	GND	Power	電源(GND)

*8 最大出力電流については、「9.2 +3.3V の最大出力電流について」をご覧ください。

5.6. CON5 (USB インターフェース)

CON5 は USB インターフェースです。CPU(EP9307)の USB0 と USB1 に接続されています。

- データ転送モード： USB2.0 Full Speed(12Mbps)、 Low Speed(1.5Mbps)
- 供給電源：電圧+5V 、電流 500mA(max)
- コネクタ形状：Type-A (2 ポートスタック型)

表 5-8 CON5 信号配列

ピン番号	信号名	I/O	機能
1	+5V	Power	電源 (+5V, 最大 500mA の供給可能)
2	USB0 -	In/Out	USB0 のマイナス側信号
3	USB0 +	In/Out	USB0 のプラス側信号
4	GND	Power	電源 (GND)
5	+5V	Power	電源 (+5V, 最大 500mA の供給可能)
6	USB1 -	In/Out	USB1 のマイナス側信号
7	USB1 +	In/Out	USB1 のプラス側信号
8	GND	Power	電源 (GND)

5.7. CON6 (リザーブ端子)

CON6 はリザーブ(予備)端子です。こちらの端子には何も接続しないでください。

5.8. CON7 (パラレルインターフェース 1)

CON7 は汎用入出力ポートです。CPU(EP9307)の GPIO(General Purpose I/O)と接続されています。EP9307 内の PADR(Port A data register I/O : 0x8084 0000 番地)、PADDDR(Port A data direction register I/O : 0x8084 0010 番地)、PBDR(Port B data register I/O : 0x8084 0004 番地)、PBDDR(Port B data direction register I/O : 0x8084 0014 番地)を使用して制御することができます。全ポートには弱プルアップが内蔵されています。なお、EP9307 の Port B : 4~7 は、内部回路で使用しているためユーザ側で制御しないでください。

表 5-9 CON7 信号配列

ピン番号	信号名	I/O	機能
1	GND	Power	電源(GND)
2	+3.3V	Power	電源(+3.3V)*9
3	GPIO_0	In/Out	汎用入出力ポート 0 (EP9307 の EGPIO4(Port A : 4)ピンに接続)
4	GPIO_1	In/Out	汎用入出力ポート 1 (EP9307 の EGPIO5(Port A : 5)ピンに接続)
5	GPIO_2	In/Out	汎用入出力ポート 2 (EP9307 の EGPIO6(Port A : 6)ピンに接続)
6	GPIO_3	In/Out	汎用入出力ポート 3 (EP9307 の EGPIO7(Port A : 7)ピンに接続)
7	GPIO_4	In/Out	汎用入出力ポート 4 (EP9307 の EGPIO8(Port B : 0)ピンに接続)
8	GPIO_5	In/Out	汎用入出力ポート 5 (EP9307 の EGPIO9(Port B : 1)ピンに接続)
9	GPIO_6	In/Out	汎用入出力ポート 6 (EP9307 の EGPIO10(Port B : 2)ピンに接続)
10	GPIO_7	In/Out	汎用入出力ポート 7 (EP9307 の EGPIO11(Port B : 3)ピンに接続)

パラレルインターフェース 1 の電氣的仕様は次の通りです。

表 5-10 パラレルインターフェース 1 の電氣的仕様

Symbol	Parameter	Min	Typ	Max	Unit	Conditions
VIH	CMOS Input high voltage	0.65 × VDDIO		VDDIO+0.3	V	VDDIO=3.3V
VIL	CMOS Input low voltage	- 0.3		0.35 × VDDIO	V	VDDIO=3.3V
VOH	CMOS Output high voltage	2.8			V	IOH=4mA
VOL	CMOS Output low voltage			0.5	V	IOL= - 4mA
IOH	High level Output current			4	mA	
IOL	Low level Output current			- 4	mA	
IIL	Input leakage current			10.0	μA	VIN=VDD or GND
-	Weak pull-up current		68		μA	VIN=GND VDDIO=3.3V (参考値)

*9 最大出力電流については、「9.2 +3.3V の最大出力電流について」をご覧ください。

5.9. CON8 (EP9307 JTAG インターフェース)

CON8 はCPU(EP9307)のJTAGポートと接続されています*10。

表 5-11 CON8 信号配列

ピン番号	信号名	I/O	機 能
1	TRST*	In	EP9307 の JTAG TRST
2	TDI	In	EP9307 の JTAG TDI
3	TMS	In	EP9307 の JTAG TMS
4	TCK	In	EP9307 の JTAG TCK
5	TDO	Out	EP9307 の JTAG TDO
6	URESET*	Out	Reset
7	GND	Power	電源 (GND)
8	+3.3V	Power	電源 (+3.3V) *11

*10 このインターフェースを使用する場合の動作は保証されておりません。

*11 最大出力電流については、「9.2 +3.3V の最大出力電流について」をご覧ください。

5.10. CON9 (VGA コネクタ)

CON9 は汎用のディスプレイを接続する為の VGA コネクタ (D-Sub15 ピン、3 列) です。汎用の CRT、液晶ディスプレイを接続することが出来ます。CPU(EP9307)とビデオ D/A コンバータ IC 間は、18bit デジタル RGB で接続されています。

表 5-12 CON9 信号配列

ピン番号	信号名	I/O	機能
1	RED	Out	アナログ 色信号 (赤)
2	GREEN	Out	アナログ 色信号 (緑)
3	BLUE	Out	アナログ 色信号 (青)
4	-	-	
5	GND	Power	信号接地 (GND)
6	GND	Power	信号接地 (GND)
7	GND	Power	信号接地 (GND)
8	GND	Power	信号接地 (GND)
9	-	-	
10	GND	Power	信号接地 (GND)
11	-	-	
12	-	-	
13	H_SYNC	Out	水平同期信号
14	V_SYNC	Out	垂直同期信号
15	-	-	

表 5-13 解像度と水平周波数

解像度	色数	水平周波数 (垂直周波数)
640 × 480	8 / 16 / 18bit	31.5kHz (60Hz)
800 × 600	8 / 16 / 18bit	37.9kHz (60Hz)
1024 × 768	8bit	48.4kHz (60Hz)

5.11. CON10 (電源入力コネクタ)

CON10 は Armadillo-200 シリーズに電源を供給する DC ジャックです。

入力電圧は DC5V ±5% です。AC アダプタのジャック形状は EIAJ RC-5320A 準拠(電圧区分 2)です。図 5-4 と同じ極性マークのあるものが使用できます。

Armadillo-200 シリーズは DC ジャックからの電源入力の他に、Power over Ethernet (PoE) *12 での電源入力にも対応しています。



図 5-4 ACアダプタの極性マーク

*12 PoE による電源供給には、オプション PoE モジュールの実装が必要となります。

5.12. CON12 (パラレルインターフェース 2)

CON12 は汎用入出力ポートです。CPU(EP9307)のGPIO(General Purpose I/O)と接続されています。EP9307 内のGPIOレジスタ*13を使用して制御することができます。全ポートには弱プルアップが内蔵されています。なお、EP9307 のPort C : 7 はLED(D1)の制御ポートとして使用しています。



Port D : 4~7 は NAND フラッシュインターフェースの制御ポートとして使用しているため、ユーザ側で制御しないでください。

表 5-14 CON12 信号配列

ピン番号	信号名	I/O	機能
1	GPIO_8	In/Out	汎用入出力ポート 8 (EP9307 の COL0(Port D : 0)ピンに接続)
2	GPIO_9	In/Out	汎用入出力ポート 9 (EP9307 の COL1(Port D : 1)ピンに接続)
3	GPIO_10	In/Out	汎用入出力ポート 10 (EP9307 の COL2(Port D : 2)ピンに接続)
4	GPIO_11	In/Out	汎用入出力ポート 11 (EP9307 の COL3(Port D : 3)ピンに接続)
5	GPIO_12	In/Out	汎用入出力ポート 12 (EP9307 の ROW0(Port C : 0)ピンに接続)
6	GPIO_13	In/Out	汎用入出力ポート 13 (EP9307 の ROW1(Port C : 1)ピンに接続)
7	GPIO_14	In/Out	汎用入出力ポート 14 (EP9307 の ROW2(Port C : 2)ピンに接続)
8	GPIO_15	In/Out	汎用入出力ポート 15 (EP9307 の ROW3(Port C : 3)ピンに接続)

パラレルインターフェース 2 の電氣的仕様は次の通りです。

表 5-15 パラレルインターフェース 2 の電氣的仕様

Symbol	Parameter	Min	Typ	Max	Unit	Conditions
V _{IH}	CMOS Input high voltage	0.65 × V _{DDIO}		V _{DDIO} +0.3	V	V _{DDIO} =3.3V
V _{IL}	CMOS Input low voltage	- 0.3		0.35 × V _{DDIO}	V	V _{DDIO} =3.3V
V _{OH}	CMOS Output high voltage	2.8			V	I _{OH} =4mA
V _{OL}	CMOS Output low voltage			0.5	V	I _{OL} = - 4mA
I _{OH}	High level Output current			8	mA	
I _{OL}	Low level Output current			- 8	mA	
I _{IL}	Input leakage current			10.0	μA	V _{IN} =V _{DD} or GND
-	Weak pull-up current		68		μA	V _{IN} =GND V _{DDIO} =3.3V (参考値)

*13 詳しくは、「9.1 GPIO 資料」をご覧ください。

5.13. CON13, CON16 (シリアルインターフェース 1)

CON13 と CON16 は非同期(調歩同期)シリアルインターフェースです。CPU(EP9307)の UART1 と接続されています。CON13 と CON16 はコネクタの形状とピン配置が異なりますが、シリアル信号は共通となっています。

- 信号入出力レベル：RS232C レベル
- 最大データ転送レート：230.4kbps
- フロー制御：CTS, RTS, DTR, DSR, DCD, RI
- FIFO：送受信ともに 16Byte 内蔵
- CON16 は D-Sub9 ピンコネクタ
- CON13 は 10 ピンコネクタ (2×5, 2.54mm ピッチ)

表 5-16 CON16 信号配列

ピン番号	信号名	I/O	機能
1	DCD1	In	EP9307 の EGPIO1(Port A : 1)ピンに接続
2	RXD1	In	EP9307 内蔵の UART1-RXD ピンに接続
3	TXD1	Out	EP9307 内蔵の UART1-TXD ピンに接続
4	DTR1	Out	EP9307 内蔵の UART1-DTR ピンに接続
5	GND	Power	電源(GND)
6	DSR1	In	EP9307 内蔵の UART1-DSR ピンに接続
7	RTS1	Out	EP9307 内蔵の UART1-RTS ピンに接続
8	CTS1	In	EP9307 内蔵の UART1-CTS ピンに接続
9	RI1	In	EP9307 の EGPIO0(Port A : 0)ピンに接続

表 5-17 CON13 信号配列

ピン番号	信号名	I/O	機能
1	DCD1	In	EP9307 の EGPIO1(Port A : 1)ピンに接続
2	DSR1	In	EP9307 内蔵の UART1-DSR ピンに接続
3	RXD1	In	EP9307 内蔵の UART1-RXD ピンに接続
4	RTS1	Out	EP9307 内蔵の UART1-RTS ピンに接続
5	TXD1	Out	EP9307 内蔵の UART1-TXD ピンに接続
6	CTS1	In	EP9307 内蔵の UART1-CTS ピンに接続
7	DTR1	Out	EP9307 内蔵の UART1-DTR ピンに接続
8	RI1	In	EP9307 の EGPIO0(Port A : 0)ピンに接続
9	GND	Power	電源(GND)
10	+3.3V	Power	電源(+3.3V)*14

*14 最大出力電流については、「9.2 +3.3V の最大出力電流について」をご覧ください。

5.14. CON15 (LAN インターフェース 2)

CON15 は 10BASE-T/100BASE-TX の LAN インターフェースです。カテゴリ 5 以上の Ethernet ケーブルを接続することができます。通常はハブに対してストレートケーブルで接続しますが、クロスケーブルを使用して直接パソコン等の機器と接続することもできます。

表 5-18 CON15 信号配列

ピン番号	信号名	I/O	機能
1	TX +	Out	差動のツイストペア送信出力(+)
2	TX -	Out	差動のツイストペア送信出力(-)
3	RX +	In	差動のツイストペア受信入力(+)
4	-	-	
5	-	-	
6	RX -	In	差動のツイストペア受信入力(-)
7	-	-	
8	-	-	

5.15. D1, D2 (LED)

D1 は赤色LEDで、CPU(EP9307)のPort C : 7 ピンで制御可能です。D2 は緑色LEDで、EP9307 のPort E : 0 ピンで制御可能*15です。

表 5-19 D1 赤 LED の状態

Port C : 7	D1
Low	消灯
High	点灯

表 5-20 D2 緑 LED の状態

Port E : 0	D2
Low	消灯
High	点灯

5.16. SW1 (タクトスイッチ)

SW1 はタクトスイッチで、CPU(EP9307)の Port F : 7 ピンで読出可能です。



Port F : 7 ピンは出力モードで使用しないでください。

表 5-21 SW1 の状態

PortF : 7	SW1
Low	オン
High	オフ

*15 D2 は EP9307 の内蔵 ROM 起動時にステータス LED として機能した後に、GPIO Port E として設定することが可能です。

5.17. JP1, JP2 (起動モード設定ジャンパ)

JP1 と JP2 は、Armadillo-200 シリーズの起動モードを変更するためのジャンパです。



JP2 は Port B : 7 ピンと接続されています。Port B : 7 ピンは出力モードで使用しないでください。

5.17.1. JP1 (ブート ROM の選択)

オープン状態で「オンボードフラッシュメモリ」、ショートした状態で電源を投入すると「オンチップブート ROM」から起動します。

5.17.2. JP2 (ブート Linux の選択)

ショートした状態で電源を投入するとブートローダ「Hermit-at」コマンドプロンプトを起動します。

表 5-22 ジャンパの設定と動作

JP1	JP2	ブート時の動作
オープン	オープン	オンボードフラッシュメモリの Linux カーネルを起動
オープン	ショート	ブートローダ「Hermit-at」コマンドプロンプトを起動
ショート	-	オンチップブート ROM のプログラムを起動

5.18. LAN コネクタ LED

LAN コネクタ CON2/CON15 上部の LED は LAN の状態を表します。

表 5-23 LAN コネクタ LED の状態

LED	名称	点 灯	消 灯
緑色	LINK	LAN ケーブルが接続されており、10BASE-T または 100BASE-TX のリンクが確立されている。	LAN ケーブルが接続されていないか、接続している相手の状態が Active な状態ではない。
黄色	ACT	データ送受信時	非データ送受信時

6. 参考回路例

CON7 / CON12(汎用入出力)を使用する場合の参考回路を図 6-1 に示します。

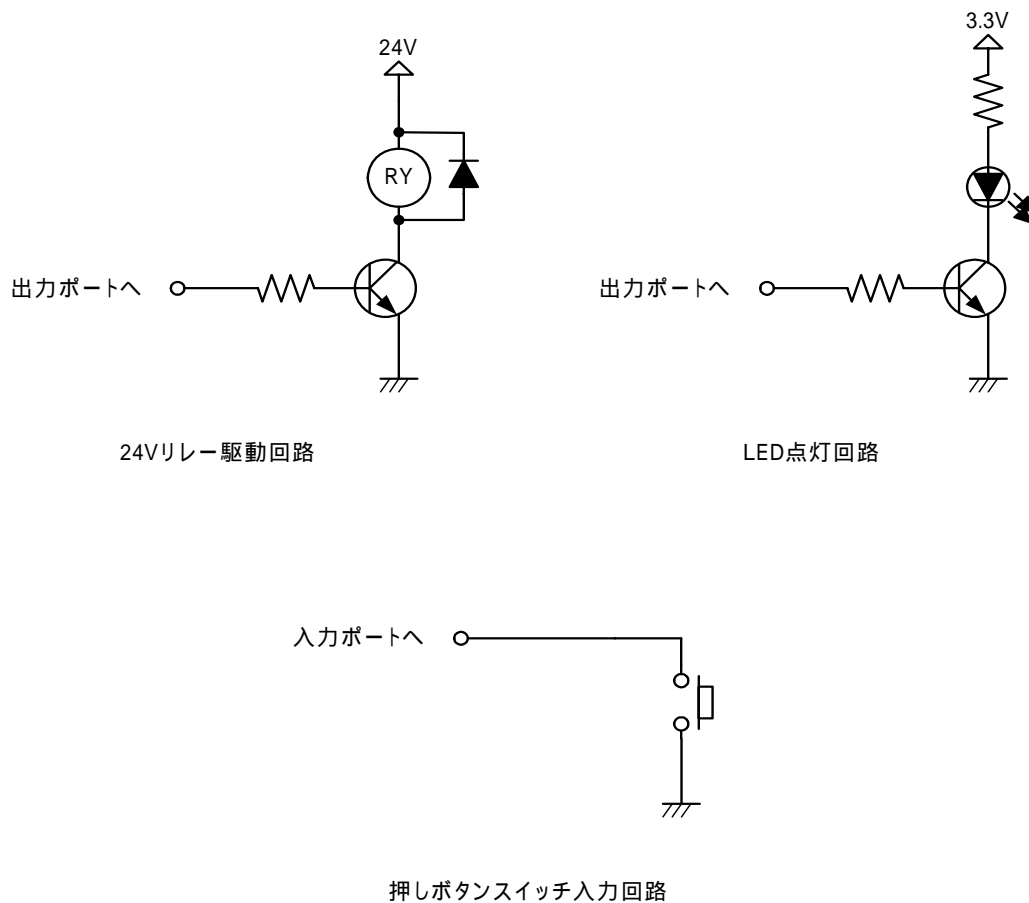
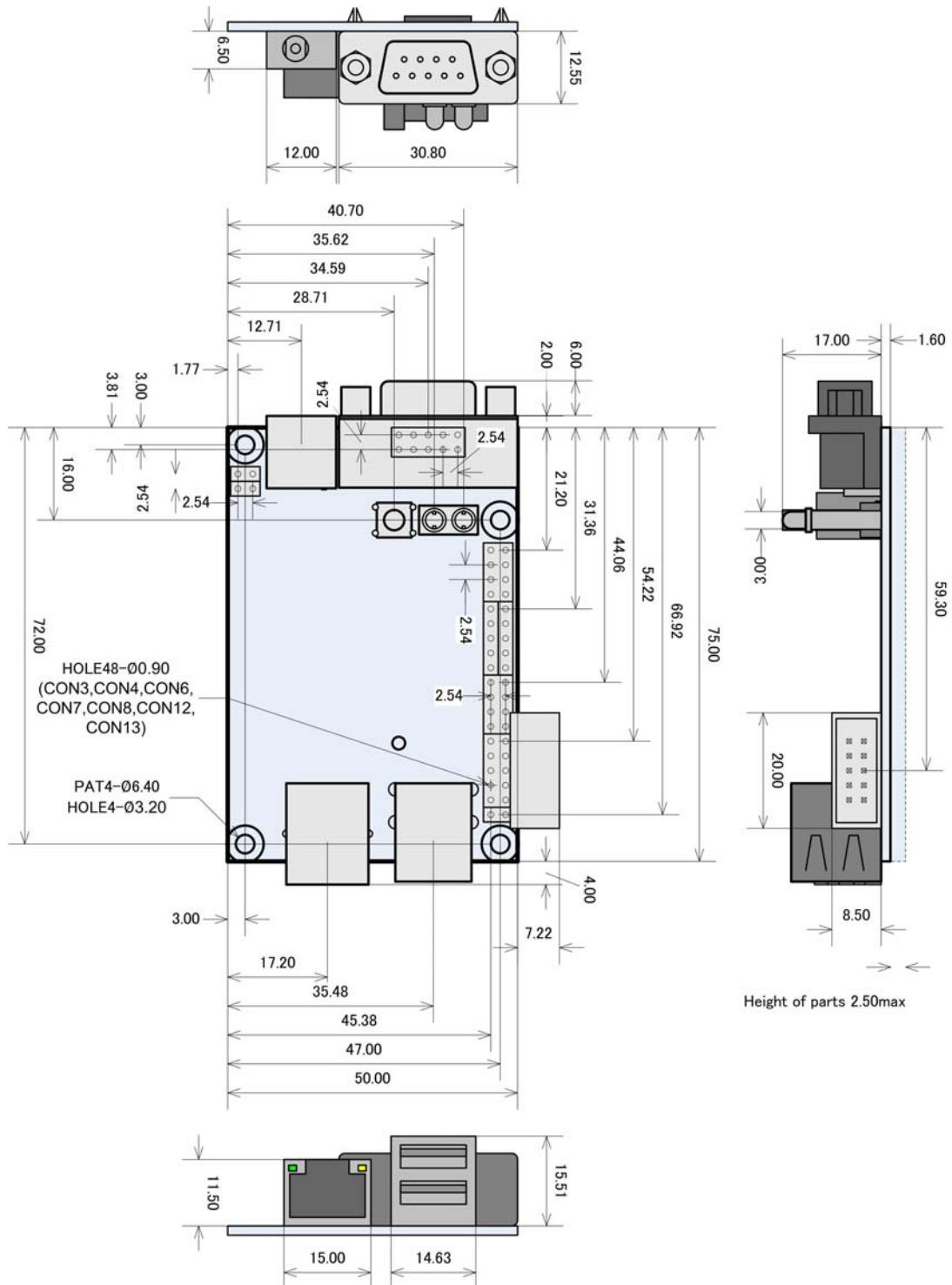


図 6-1 参考回路例

7. 基板形状図

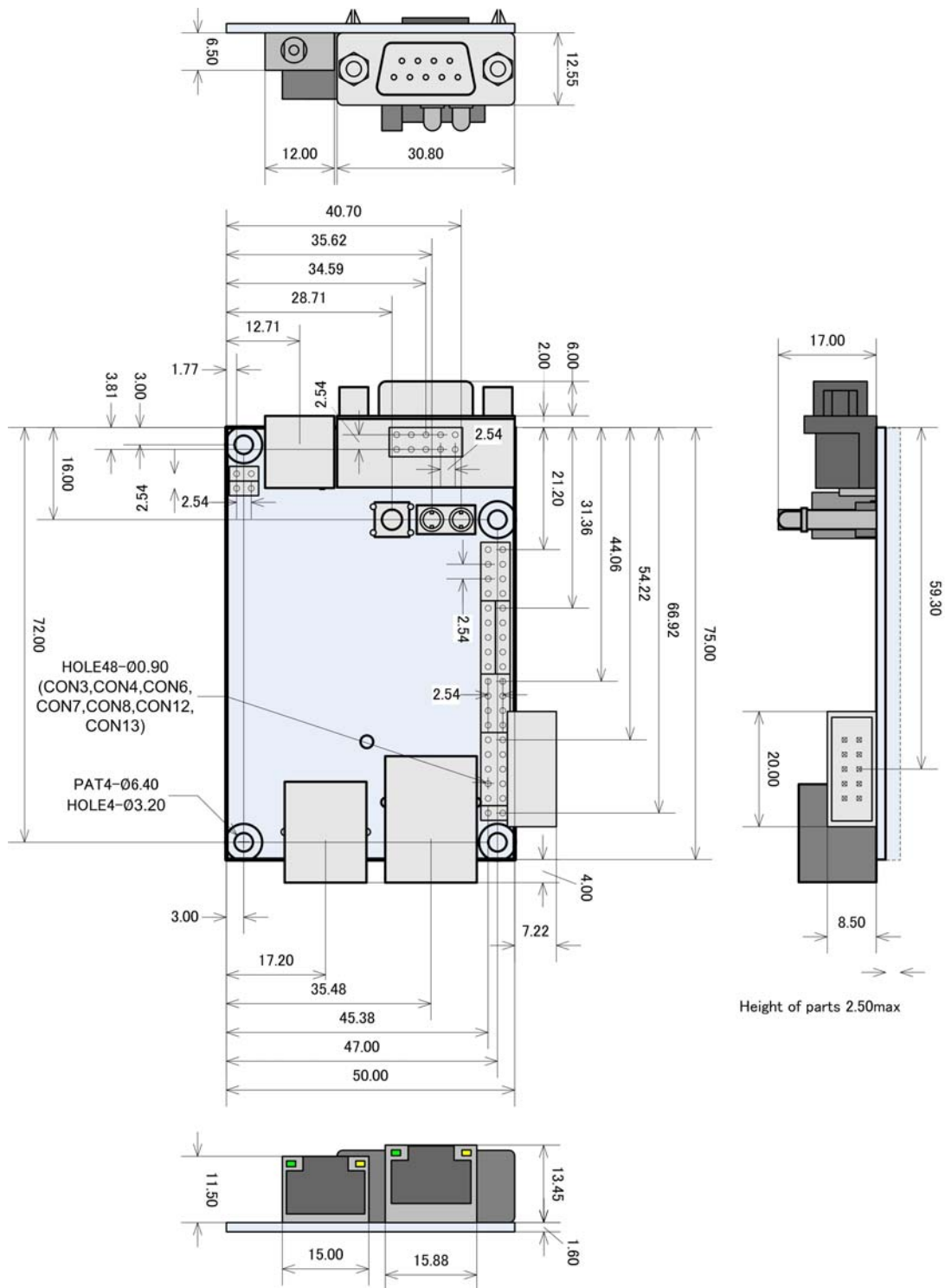
7.1. Armadillo-220 基板形状図



〔単位：mm〕

図 7-1 Armadillo-220 の基板形状

7.2. Armadillo-230 基板形状図

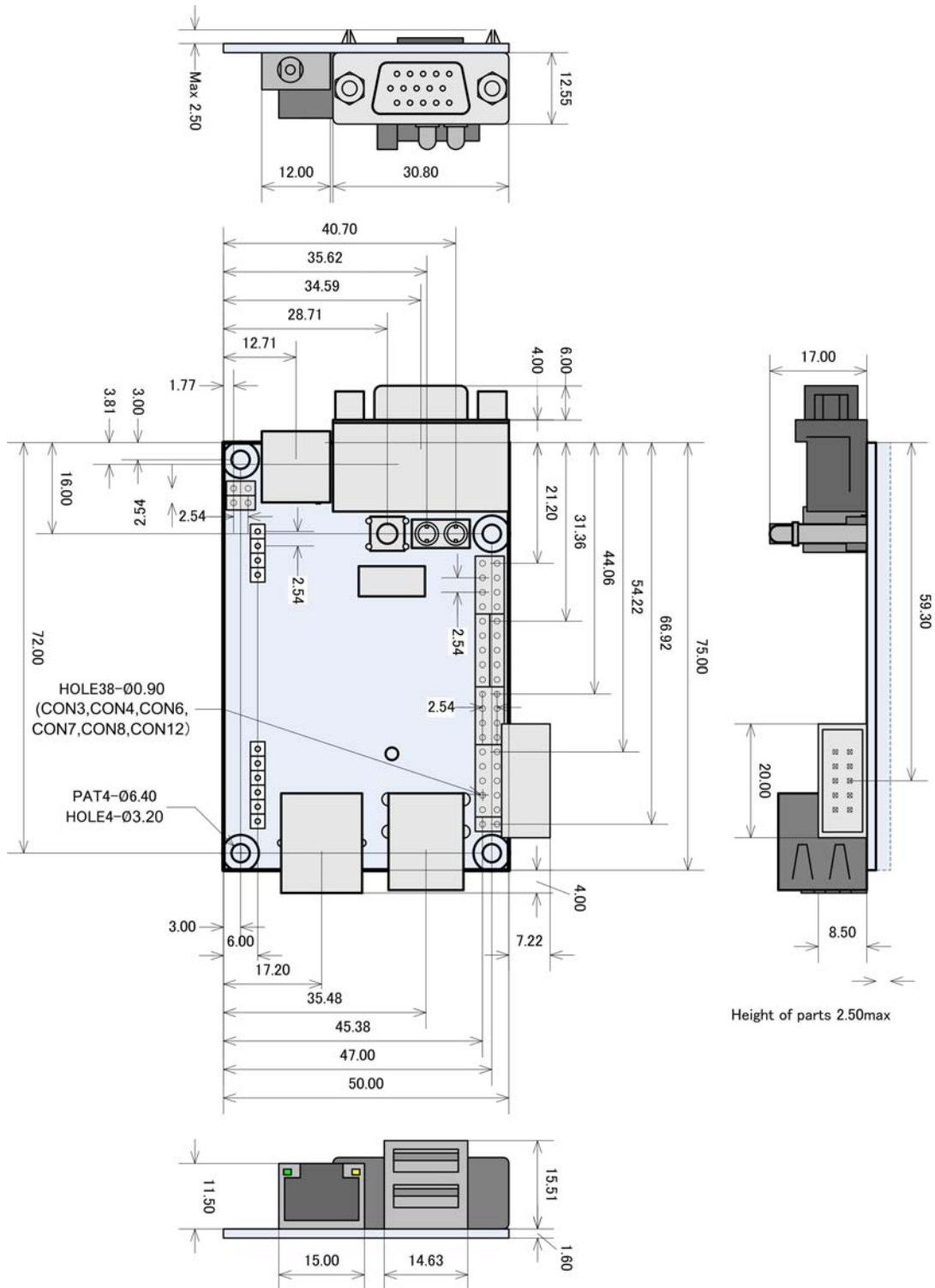


Height of parts 2.50max

[単位 : mm]

図 7-2 Armadillo-230 の基板形状

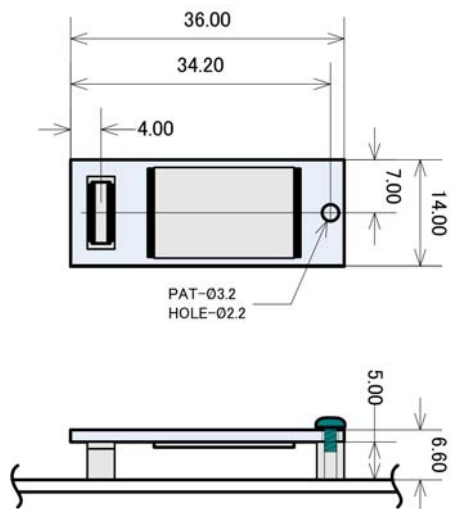
7.3.Armadillo-240 基板形状図



[単位 : mm]

図 7-3 Armadillo-240 の基板形状

7.4.NAND フラッシュメモリモジュール形状図

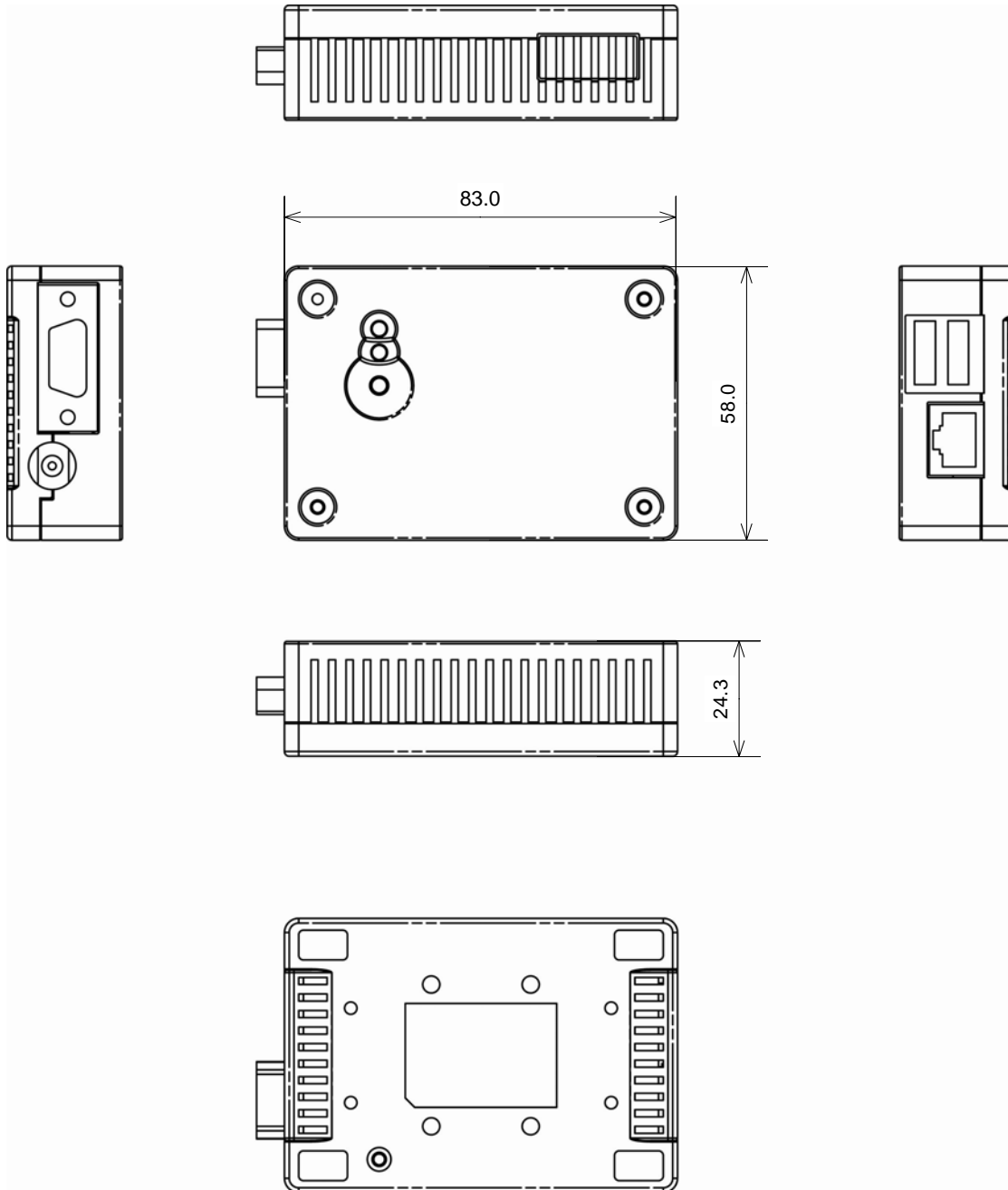


[単位 : mm]

図 7-4 NAND フラッシュメモリモジュールの形状

8. ケース形状図

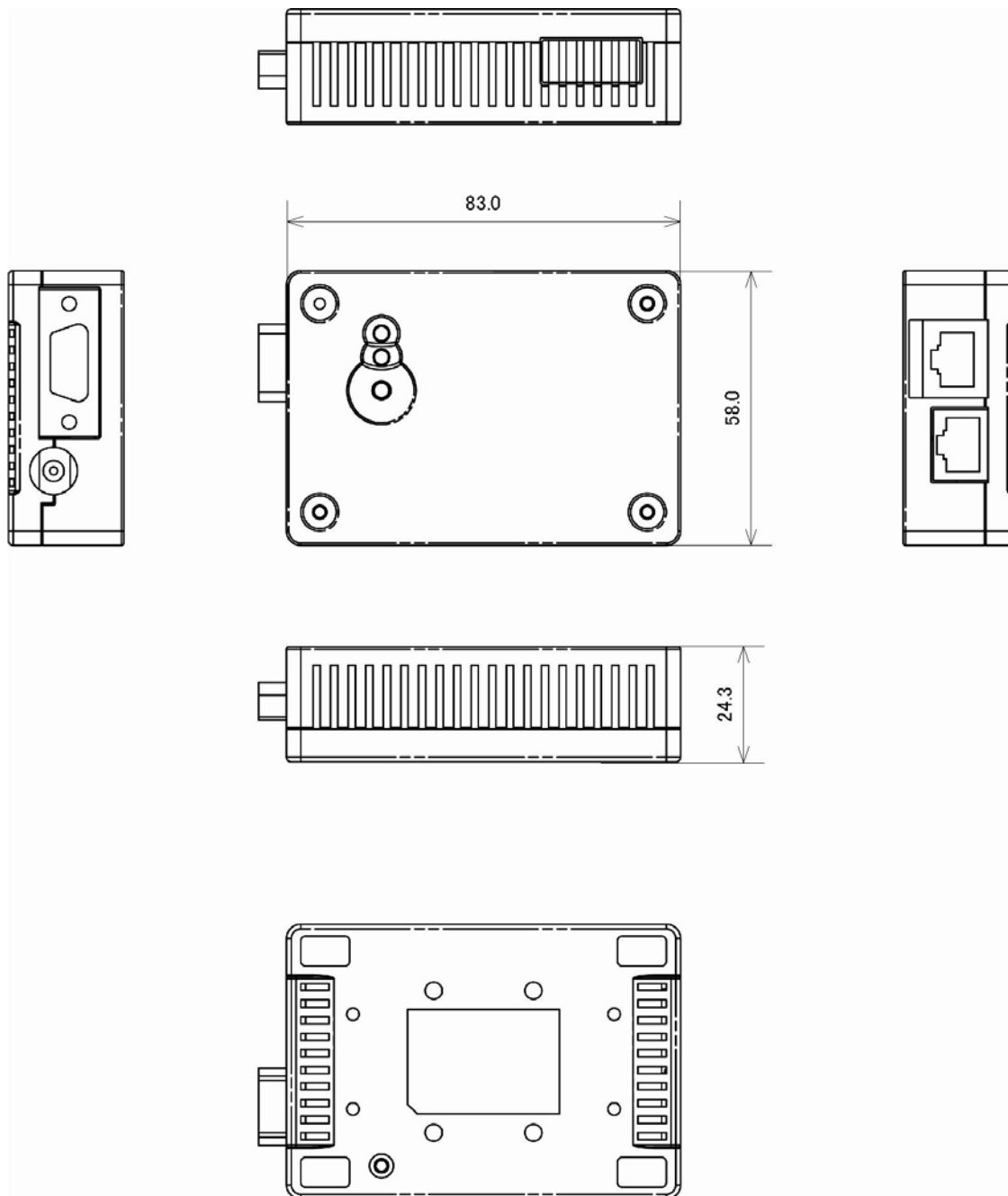
8.1. Armadillo-220/240 ケース形状図



[単位 : mm]

図 8-1 Armadillo-220/240 のケース形状

8.2. Armadillo-230 ケース形状図



[単位 : mm]

図 8-2 Armadillo-230 のケース形状

9. Appendix

9.1. GPIO 資料

GPIOピン一覧表を表 9-1に、GPIOレジスタマップを表 9-2に示します。

表 9-1 GPIO ピン一覧表

CON	ピン番号	信号名	Port 名	I/O	I/O 初期状態		OD*16	pull up	割込*17
					リセット時	ブートローダ*18 起動後			
CON4	1	GPIO	PORTA[2]	In/Out	In	In	4mA		
CON3	1	GPIO	PORTA[3]	In/Out	In	In	4mA		
CON7	3	GPIO_0	PORTA[4]	In/Out	In	In	4mA		
	4	GPIO_1	PORTA[5]	In/Out	In	In	4mA		
	5	GPIO_2	PORTA[6]	In/Out	In	In	4mA		
	6	GPIO_3	PORTA[7]	In/Out	In	In	4mA		
	7	GPIO_4	PORTB[0]	In/Out	In	In	4mA		
	8	GPIO_5	PORTB[1]	In/Out	In	In	4mA		
	9	GPIO_6	PORTB[2]	In/Out	In	In	4mA		
CON12	10	GPIO_7	PORTB[3]	In/Out	In	In	4mA		
	1	GPIO_8	PORTD[0]	In/Out	In	In	8mA		×
	2	GPIO_9	PORTD[1]	In/Out	In	In	8mA		×
	3	GPIO_10	PORTD[2]	In/Out	In	In	8mA		×
	4	GPIO_11	PORTD[3]	In/Out	In	In	8mA		×
	5	GPIO_12	PORTC[0]	In/Out	In	In	8mA		×
	6	GPIO_13	PORTC[1]	In/Out	In	In	8mA		×
	7	GPIO_14	PORTC[2]	In/Out	In	In	8mA		×
8	GPIO_15	PORTC[3]	In/Out	In	In	8mA		×	

*16 OD = 最大出力電流です。

*17 割込 = 割込み入力ピンとして使用可能な GPIO です。

*18 電源投入時にシステムを初期化するためのプログラムです。本製品は Hermit-At ブートローダを搭載しております。詳細は本製品の Software Manual をご覧ください。

表 9-2 GPIO レジスタマップ

Port	物理レジスタマップ		Linux 使用時の 論理レジスタマップ	
	Data Register	Data Direction Register	Data Register	Data Direction Register
Port A	0x8084 0000	0x8084 0010	0xFF84 0000	0xFF84 0010
Port B	0x8084 0004	0x8084 0014	0xFF84 0004	0xFF84 0014
Port C	0x8084 0008	0x8084 0018	0xFF84 0008	0xFF84 0018
Port D	0x8084 000C	0x8084 001C	0xFF84 000C	0xFF84 001C
Port E	0x8084 0020	0x8084 0024	0xFF84 0020	0xFF84 0024
Port F	0x8084 0030	0x8084 0034	0xFF84 0030	0xFF84 0034
Port G	0x8084 0038	0x8084 003C	0xFF84 0038	0xFF84 003C
Port H	0x8084 0040	0x8084 0044	0xFF84 0040	0xFF84 0044

9.2. +3.3V の最大出力電流について

CON3, CON4, CON7, CON8, CON13 の+3.3V端子から外部へ電源を供給することが可能です。製品別での最大出力電流を表 9-3に示します。

表 9-3 製品別最大出力電流

製品名	最大出力電流*19
Armadillo-220	約 500mA
Armadillo-230	約 440mA
Armadillo-240	約 500mA



使用環境等により、変化する場合がありますので十分に確認してからご使用ください。

*19 +3.3V 全端子の合計です。

10. 更新履歴

改訂履歴

Ver.	年月日	改訂内容
1.00	2006.5.31	・初版発行
2.0.0	2006.8.17	・Armadillo-220/230/240 のドキュメントを統一
2.0.1	2006.10.18	<ul style="list-style-type: none"> ・Armadillo-230 VCCI申請に伴う記載を追加「2.6 電波障害について」 ・「2.2 保証に関する注意事項」を追加 ・「2.3 取り扱い上の注意事項」に改造した場合の保証について明記 ・VGA 色深度を 24bit から 18bit に訂正 ・各 GPIO に内蔵されている弱プルアップの説明を追加 ・各 GPIO の入出力初期状態表を追加 ・LED の状態表を追加 ・SW の状態表を追加 ・「図 6-1 参考回路例」「図 7-1 Armadillo-220 の基板形状」「図 7-2 Armadillo-230 の基板形状」「図 7-3 Armadillo-240 の基板形状」を修正
2.0.2	2007.1.19	<ul style="list-style-type: none"> ・「9.1 GPIO資料」を追加 ・注意文の表記フォーマットを変更 ・「図 7-1 Armadillo-220 の基板形状」「図 7-2 Armadillo-230 の基板形状」「図 7-3 Armadillo-240 の基板形状」「図 3-3 Armadillo-240 ブロック図」を修正
2.0.3	2007.7.20	<ul style="list-style-type: none"> ・ドキュメントプロパティの作成者を修正 ・初期不良の保障期間に関する記述修正 ・「表 3-1 Armadillo-200 シリーズ ボード仕様」の使用温度範囲を変更 ・「5.10 CON9 (VGAコネクタ)」にCPUとDACの物理的接続に関する記述を追加 ・「図 7-1 Armadillo-220 の基板形状」「図 7-2 Armadillo-230 の基板形状」「図 7-3 Armadillo-240 の基板形状」を修正 ・Appendixに「9.2 +3.3Vの最大出力電流について」を追加 ・「Flash メモリ」を「フラッシュメモリ」に統一 ・「7.4 NANDフラッシュメモリモジュール形状図」を追加
2.0.4	2007.9.14	・「 2.2 保証に関する注意事項 」の製品の保証方法を修正
2.0.5	2007.10.24	<ul style="list-style-type: none"> ・「7.1 Armadillo-220 基板形状図」「7.2 Armadillo-230 基板形状図」「7.3 Armadillo-240 基板形状図」にD-SUBコネクタの飛び出し寸法を追加
2.0.6	2008.2.1	・「 図 7-2 Armadillo-230 の基板形状 」のLANコネクタ差込口の大きさを修正

Armadillo-200 シリーズ Hardware Manual 2008 年 2 月 1 日 Version 2.0.6

株式会社アットマークテクノ

060-0035 札幌市中央区北 5 条東 2 丁目 AFT ビル 6F

TEL:011-207-6550 FAX:011-207-6570
