

# Armadillo-300 Hardware Manual

WA3000

Version 1.0.4d-68bb12b  
2008/08/21

株式会社アットマークテクノ [<http://www.atmark-techno.com>]

Armadillo 公式サイト [<http://armadillo.atmark-techno.com>]

---

# Armadillo-300 Hardware Manual

株式会社アットマークテクノ

060-0035 札幌市中央区北 5 条東 2 丁目 AFT ビル 6F  
TEL 011-207-6550 FAX 011-207-6570

製作著作 © 2008 Atmark Techno, Inc

Version 1.0.4d-68bb12b  
2008/08/21

---

# 目次

1. はじめに .....	1
1.1. マニュアルについて .....	1
2. 注意事項 .....	2
2.1. 安全に関する注意事項 .....	2
2.2. 保証に関する注意事項 .....	2
2.3. 取り扱い上の注意事項 .....	3
2.4. ソフトウェア使用に関する注意事項 .....	3
2.5. 商標について .....	3
3. 概要 .....	4
3.1. ボード概要 .....	4
3.2. ブロック図 .....	4
4. メモリマップ .....	6
4.1. 物理メモリマップ .....	6
4.2. Linux 使用時の論理メモリマップ .....	6
5. 各種インターフェース仕様 .....	8
5.1. 各種インターフェースの配置 .....	8
5.1.1. Armadillo-300 インターフェースの配置 .....	8
5.2. CON1 (NS9750 JTAG インターフェース) .....	9
5.3. CON2 (LAN インターフェース) .....	10
5.4. CON3 (Reserved) .....	10
5.5. CON4 (Compact Flash インターフェース) .....	10
5.6. CON5 (miniPCI インターフェース) .....	11
5.7. CON6 (シリアルインターフェース 1) .....	14
5.8. CON7 (シリアルインターフェース 2) .....	15
5.9. CON8 (LCD インターフェース) .....	15
5.10. CON9 (パラレルインターフェース) .....	17
5.11. CON10 (USB Host) .....	17
5.12. CON11(Reserved) .....	18
5.13. CON12 (拡張バス) .....	18
5.14. CON13 (電源入力) .....	19
5.15. CON14 (拡張入出力) .....	20
5.16. LED (D2) .....	20
5.17. LED (D3) .....	20
5.18. LED (D6) .....	21
5.19. LAN コネクタ LED .....	21
5.20. JP1 ~ 2 .....	21
5.21. カレンダー時計 (Real Time Clock) .....	22
5.22. 電源回路の構成 .....	23
5.23. コネクタ型式 .....	23
5.24. LED 型式(参考) .....	24
6. その他の機能 .....	25
6.1. 各種 I/O Control レジスタの詳細 .....	25
6.2. CPLD 内の割り込みコントローラの仕組み .....	26
7. 参考回路例 .....	28
8. 基板形状図 .....	29
8.1. Armadillo-300 基板形状図 .....	29
A. Appendix .....	30
A.1. GPIO 資料 .....	30
A.2. SX-10WAG 無線 LAN モジュール仕様 .....	31

## 目次

3.1. Armadillo-300 ブロック図 .....	5
5.1. Armadillo-300 インターフェースの配置 .....	8
5.2. LED(D2)の接続 .....	20
5.3. LED(D3)の接続 .....	21
5.4. LED(D6)の接続 .....	21
5.5. ジャンパコネクタ .....	22
5.6. CPU(NS9750)と RTC の接続 .....	23
5.7. Armadillo-300 の電源回路構成 .....	23
7.1. 参考回路図 .....	28
8.1. Armadillo-300 の基板形状 .....	29

## 表目次

3.1. Armadillo-300 ボード仕様 .....	4
4.1. Armadillo-300 物理メモリマップ .....	6
4.2. Armadillo-300 Linux 使用時の論理メモリマップ .....	7
5.1. Armadillo-300 インターフェースの内容 .....	9
5.2. CON1 信号配列 .....	9
5.3. CON2 信号配列 .....	10
5.4. ATA レジスタのメモリマップ .....	11
5.5. CON5 信号配列 .....	11
5.6. CON6 信号配列 .....	15
5.7. CON7 信号配列 .....	15
5.8. CON8 信号配列 .....	16
5.9. CON9 信号配列 .....	17
5.10. パラレルインターフェースの電氣的仕様 .....	17
5.11. CON5 信号配列 .....	18
5.12. CON12 信号配列 .....	18
5.13. CON13 信号配列 .....	19
5.14. CON14 信号配列 .....	20
5.15. LAN コネクタ LED の状態 .....	21
5.16. ジャンパの設定と動作(JP1,2) .....	22
5.17. コネクタ型式 .....	24
5.18. LED 型式の例 .....	24
6.1. I/O Control レジスタのメモリマップ .....	25
A.1. GPIO ピン一覧表 .....	30
A.2. GPIO 物理レジスタマップ .....	30
A.3. Linux 使用時の GPIO 論理レジスタマップ .....	31
A.4. SX-10WAG 無線 LAN モジュール仕様 .....	31

# 1.はじめに

---

## 1.1. マニュアルについて

本マニュアルは、Armadillo-300 を使用する上で必要な情報のうち、以下の点について記載されています。

- ハードウェア概要
- メモリマップ
- インターフェース仕様
- 基板の形状

Armadillo-300 の機能を最大限に引き出すために、ご活用いただければ幸いです。

## 2. 注意事項

### 2.1. 安全に関する注意事項

本製品を安全にご使用いただくために、特に以下の点にご注意くださいますようお願いいたします。



本製品には一般電子機器用（O A 機器・通信機器・計測機器・工作機械等）に製造された半導体部品を使用していますので、その誤作動や故障が直接生命を脅かしたり、身体・財産等に危害を及ぼす恐れのある装置（医療機器・交通機器・燃焼制御・安全装置等）に組み込んでのご使用はご遠慮ください。また、半導体部品を使用した製品は、外来ノイズやサージにより誤作動や故障する可能性があります。ご使用になる場合は万一誤作動、故障した場合においても生命・身体・財産等が侵害されることのないよう、装置としての安全設計（リミットスイッチやヒューズ・ブレーカ等の保護回路の設置、装置の多重化等）に万全を期されますようお願い申し上げます。

### 2.2. 保証に関する注意事項

- 製品保証範囲について

付属品（ソフトウェアを含みます）を使用し、取扱説明書、各注意事項に基づく正常なご使用に限り有効です。万一正常なご使用のもと製品が故障した場合は、初期不良保証期間内であれば新品交換をさせていただきます。

- 保証対象外になる場合

次のような場合の故障・損傷は、保証期間内であっても保証対象外になります。

1. 取扱説明書に記載されている使用方法、または注意に反したお取り扱いによる場合
2. 改造や部品交換に起因する場合。または正規のものではない機器を接続したことによる場合
3. お客様のお手元に届いた後の輸送、移動時の落下など、お取り扱いの不備による場合
4. 火災、地震、水害、落雷、その他の天災、公害や異常電圧による場合
5. AC アダプタ、専用ケーブルなどの付属品について、同梱のものを使用していない場合
6. 修理依頼の際に購入時の付属品がすべて揃っていない場合

- 免責事項

弊社に故意または重大な過失があった場合を除き、製品の使用および、故障、修理によって発生するいかなる損害についても、弊社は一切の責任を負わないものとします。



本製品の初期不良保証期間は商品到着後 2 週間です。本製品をご購入されましたらお手数でも必ず動作確認をおこなってからご使用ください。本製品に対して注意事項を守らずに発生した故障につきましては保証対象外となります。

## 2.3. 取り扱い上の注意事項

本製品に恒久的なダメージをあたえないよう、取り扱い時には以下のような点にご注意ください。

- 本製品の改造

本製品について改造<sup>1</sup>をおこなった場合は保証対象外となりますので十分ご注意ください。また、改造やコネクタ等の増設<sup>2</sup>をおこなう場合は、作業前に必ず動作確認をおこなうようお願いします。

- 電源の投入

本製品や周辺回路に電源が入っている状態での汎用入出力コネクタの着脱は、絶対に行わないでください。

- 静電気

本製品には CMOS デバイスを使用していますので、ご使用になる時までは、帯電防止対策のされている、出荷時のパッケージ等にて保管してください。

- ラッチアップ

電源および入出力からの過大なノイズやサージ、電源電圧の急激な変動等により、使用している CMOS デバイスがラッチアップを起こす可能性があります。いったんラッチアップ状態となると、電源を切断しないかぎりこの状態が維持されるため、デバイスの破損につながる可能性があります。ノイズの影響を受けやすい入出力ラインには、保護回路を入れることや、ノイズ源となる装置と共通の電源を使用しない等の対策をとることをお勧めします。

## 2.4. ソフトウェア使用に関する注意事項

- 本製品に含まれるソフトウェアについて

本製品に含まれるソフトウェア(付属のドキュメント等も含みます)は、現状のまま(AS IS)提供されるものであり、特定の目的に適合することや、その信頼性、正確性を保証するものではありません。また、本製品の使用による結果についてもなんら保証するものではありません。

## 2.5. 商標について

Armadillo は株式会社アットマークテクノの登録商標です。  
その他の記載の商品名および会社名は、各社・各団体の商標または登録商標です。

<sup>1</sup> コネクタ非搭載箇所へのコネクタ等の増設は除く。

<sup>2</sup> コネクタを増設する際にはマスキングをおこない、周囲の部品に半田くず、半田ボール等付着しないよう十分にご注意ください。



## 3.概要

### 3.1. ボード概要

Armadillo-300 の主な仕様は次の通りです。

表 3.1. Armadillo-300 ボード仕様

プロセッサ	NetSilicon NS9750 ARM926EJ-S コア採用 Core クロック : 200MHz
RAM	SDRAM 64MByte (32bit 幅)
ROM	FLASH 8MByte (16bit 幅)
無線 LAN インターフェース	silex technology SX-10WAG <sup>1</sup> IEEE802.11a ( J52/W52/W53 ) / IEEE802.11b/g 準拠
LAN インターフェース	10Base-T/100Base-Tx
シリアルポート	2 チャンネル(調歩同期, RS232C レベル入出力)  <ul style="list-style-type: none"> <li>• UART B : フロー制御ピン有り(CTS,RTS,DTR,DSR,DCD,RI)</li> <li>• UART A : フロー制御ピン無し</li> </ul>
汎用パラレル入出力	8 ビット
コンパクトフラッシュ	Type I/II (True IDE モードのみ対応)
mini-PCI インターフェース	Type IIIB (無線 LAN モジュール使用)
USB インターフェース	2.0 Full Speed (12Mbps) Host 1 チャンネル Type-A コネクタ
LCD インターフェース	16bpp(STN,TFT)まで対応
拡張バス	データバス(16bit)
カレンダー時計	SII 社製 : S-35390A または互換品 (ポリアセン電池によりバックアップ)
CPU JTAG	JTAG-ICE 用(14pin)
基板サイズ	88mm x 134mm
電源電圧	DC5V±5%
定格消費電力	約 1.7W <sup>2</sup>
最大消費電力	約 2.9W <sup>2</sup>
使用温度範囲	0 ~ 60
使用湿度範囲	10% ~ 90% <sup>3</sup>

<sup>1</sup> 無線 LAN モジュールの仕様詳細は、「A.2. SX-10WAG 無線 LAN モジュール仕様」をご覧ください。

<sup>2</sup> USB デバイス、コンパクトフラッシュデバイスの消費電力を除く。

<sup>3</sup> 結露なきこと。

### 3.2. ブロック図

Armadillo-300 のブロック図は次の通りです。

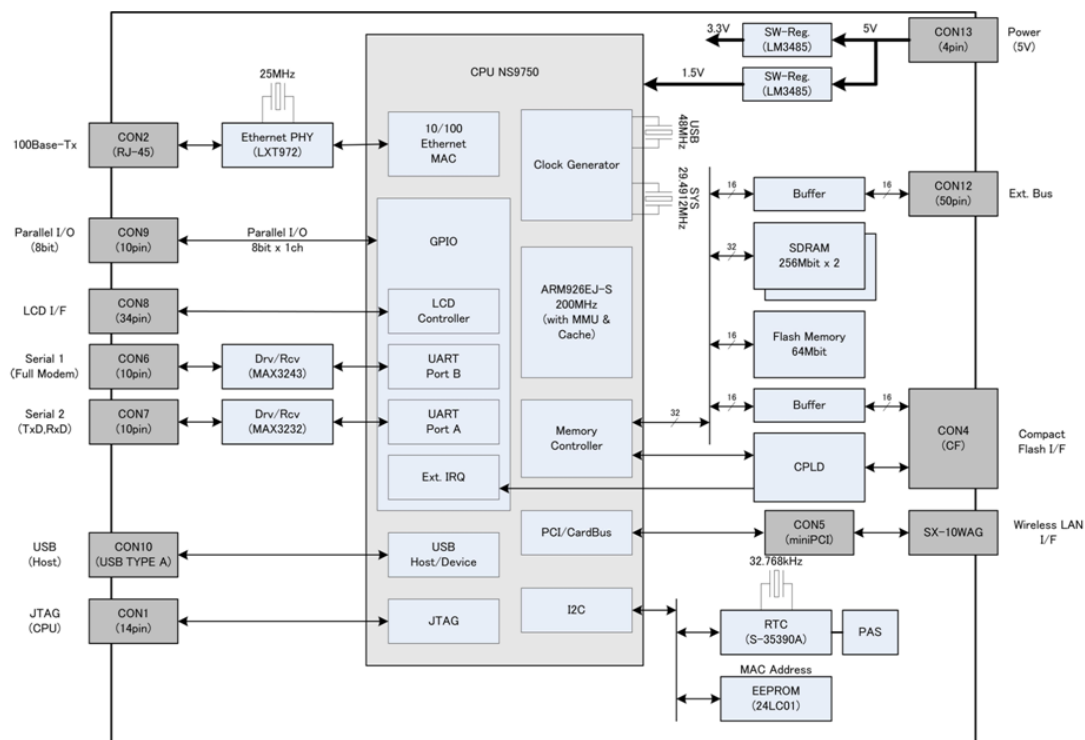


図 3.1. Armadillo-300 ブロック図

# 4.メモリマップ

## 4.1. 物理メモリマップ

Armadillo-300 の物理メモリマップは次の通りです。

表 4.1. Armadillo-300 物理メモリマップ

Start Address	End Address	Device	Area	Width
0x0000 0000	0x03FF FFFF	SDRAM (64MByte)	CS4	32
0x0400 0000	0x0FFF FFFF	Reserved		
0x1000 0000	0x1FFF FFFF	Unused	CS5	
0x2000 0000	0x2FFF FFFF	Unused	CS6	
0x3000 0000	0x3FFF FFFF	Unused	CS7	
0x4000 0000	0x4FFF FFFF	Unused	CS0	
0x5000 0000	0x507F FFFF	Flash Memory (8MByte)	CS1	16
0x5080 0000	0x5FFF FFFF	Reserved		
0x6000 0000	0x6000 000F	I/O Control Register	CS2	16
0x6000 0010	0x61FF FFFF	Reserved		
0x6200 0000	0x6200 002F	Compact Flash (IDE)		
0x6200 0030	0x6FFF FFFF	Reserved		
0x7000 0000	0x7FFF FFFF	Extension Bus	CS3	16
0x8000 0000	0x8FFF FFFF	PCI Memory		
0x9000 0000	0x9FFF FFFF	BBus Memory		
0xA000 0000	0xA00F FFFF	PCI IO		
0xA010 0000	0xA01F FFFF	PCI CONFIG_ADDR		
0xA020 0000	0xA02F FFFF	PCI CONFIG_DATA		
0xA030 0000	0xA03F FFFF	PCI Arbiter		
0xA040 0000	0xA04F FFFF	BBUS-to-AHB Bridge		
0xA050 0000	0xA05F FFFF	Reserved		
0xA060 0000	0xA06F FFFF	Ethernet Communication Module		
0xA070 0000	0xA07F FFFF	Memory Controller		
0xA080 0000	0xA08F FFFF	LCD Controller		
0xA090 0000	0xA09F FFFF	System Control Module		
0xA0A0 0000	0xFFFF FFFF	Reserved		

## 4.2. Linux 使用時の論理メモリマップ

Linux を使用する場合、Armadillo-300 は MMU により次の論理メモリマップに設定されます。

表 4.2. Armadillo-300 Linux 使用時の論理メモリマップ

Start Address	End Address	Device	Area	Width
0xC000 0000	0xC3FF FFFF	SDRAM (64MByte)	CS4	32
0x0400 0000	0x0FFF FFFF	Reserved		
0x1000 0000	0x1FFF FFFF	Unused	CS5	
0x2000 0000	0x2FFF FFFF	Unused	CS6	
0x3000 0000	0x3FFF FFFF	Unused	CS7	
0x4000 0000	0x4FFF FFFF	Unused	CS0	
0x5000 0000	0x507F FFFF	Flash Memory (8MByte)	CS1	16
0x5080 0000	0x5FFF FFFF	Reserved		
0xF600 0000	0xF600 000F	I/O Control Register	CS2	16
0x6000 0010	0x61FF FFFF	Reserved		
0xF620 0000	0xF620 002F	Compact Flash (IDE)		
0x6200 0030	0x6FFF FFFF	Reserved		
0x7000 0000	0x7FFF FFFF	Extension Bus	CS3	16
0x8000 0000	0x8FFF FFFF	PCI Memory		
0xF900 0000	0xF9FF FFFF	BBus Memory		
0xFA00 0000	0xFA0F FFFF	PCI IO		
0xFA10 0000	0xFA1F FFFF	PCI CONFIG_ADDR		
0xFA20 0000	0xFA2F FFFF	PCI CONFIG_DATA		
0xFA30 0000	0xFA3F FFFF	PCI Arbiter		
0xFA40 0000	0xFA4F FFFF	BBUS-to-AHB Bridge		
0xFA50 0000	0xFA5F FFFF	Reserved		
0xFA60 0000	0xFA6F FFFF	Ethernet Communication Module		
0xFA70 0000	0xFA7F FFFF	Memory Controller		
0xFA80 0000	0xFA8F FFFF	LCD Controller		
0xFA90 0000	0xFA9F FFFF	System Control Module		
0xFAA0 0000	0xFFFF FFFF	Reserved		

# 5.各種インターフェース仕様

## 5.1. 各種インターフェースの配置

### 5.1.1. Armadillo-300 インターフェースの配置

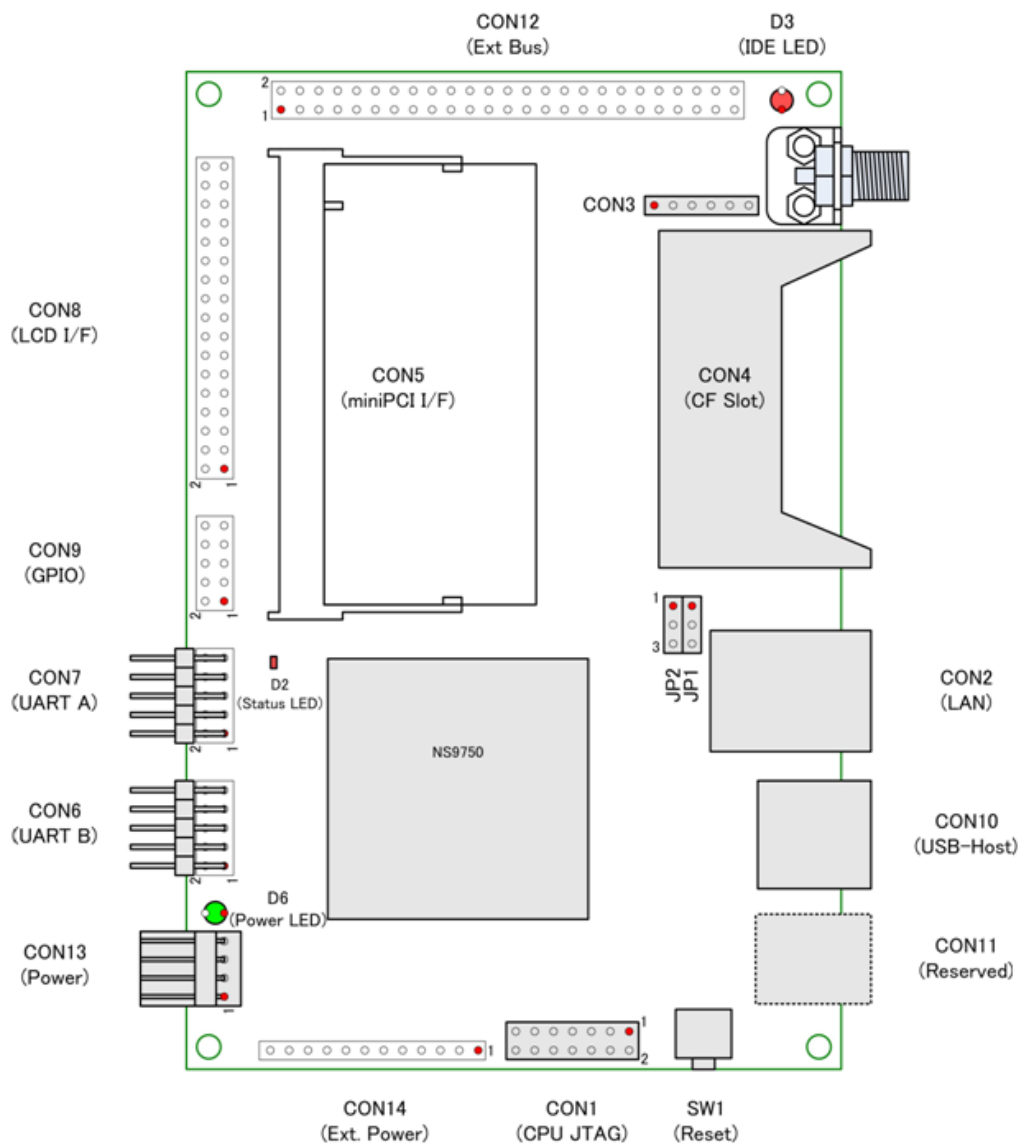


図 5.1. Armadillo-300 インターフェースの配置

表 5.1. Armadillo-300 インターフェースの内容

記号	インターフェース	備考
CON1	NS9750 JTAG インターフェース	
CON2	LAN インターフェース(100Base-Tx)	RJ-45
CON3	(Reserved)	コネクタ非搭載
CON4	Compact Flash インターフェース (Type I/II, True IDE モードのみ対応)	
CON5	miniPCI インターフェース(無線 LAN モジュール使用)	
CON6	シリアルインターフェース 1(UART B)	
CON7	シリアルインターフェース 2(UART A)	
CON8	LCD インターフェース	コネクタ非搭載
CON9	汎用入出力(GPIO)インターフェース(8bit)	コネクタ非搭載
CON10	USB Host インターフェース(USB2.0 Full Speed 12Mbps)	Type-A コネクタ
CON11	(Reserved)	コネクタ非搭載
CON12	拡張バス(アドレスバス 21bit、データバス 16bit)	コネクタ非搭載
CON13	電源入力端子(5V)	
CON14	拡張入出力端子(RTC バックアップ等)	コネクタ非搭載
LED (D2)	ブート/汎用	赤色
LED (D3)	Compact Flash(IDE)アクセス	赤色
LED (D6)	電源	緑色
JP1 ~ 2	起動モード設定ジャンパ	

## 5.2. CON1 (NS9750 JTAG インターフェース)

CON1 は NS9750 の JTAG インターフェースです。JTAG-ICE 等を接続することができます。

表 5.2. CON1 信号配列

番号	信号名	I/O	機能
1	+3.3V	Power	電源(+3.3V)
2	GND	Power	電源(GND)
3	TRST*	I	JTAG Reset
4	GND	Power	電源(GND)
5	TDI	I	JTAG Data In
6	GND	Power	電源(GND)
7	TMS	I	JTAG Mode
8	GND	Power	電源(GND)
9	TCK	I	JTAG Clock
10	GND	Power	電源(GND)
11	TDO	O	JTAG Data Out
12			(Reserved)
13	+3.3V	Power	電源(+3.3V)
14	GND	Power	電源(GND)

### 5.3. CON2 (LAN インターフェース)

CON2 は 100Base-Tx の LAN インターフェースです。カテゴリ 5 以上の Ethernet ケーブルを接続することができます。通常はハブに対してストレートケーブルで接続しますが、クロスケーブルを使用して直接パソコン等の機器と接続することもできます。

表 5.3. CON2 信号配列

番号	信号名	I/O	機能
1	TX+	O	差動のツイストペア送信出力(+)
2	TX-	O	差動のツイストペア送信出力(-)
3	RX+	I	差動のツイストペア受信入力(+)
4			75 終端、CON2(5pin)とコネクタ内部で接続
5			75 終端、CON2(4pin)とコネクタ内部で接続
6	RX-	I	差動のツイストペア受信入力(-)
7			75 終端、CON2(8pin)とコネクタ内部で接続
8			75 終端、CON2(7pin)とコネクタ内部で接続


### 5.4. CON3 (Reserved)

CON3 はリザーブ(予備)端子です。この端子には何も接続しないでください。

### 5.5. CON4 (Compact Flash インターフェース)

CON4 は Compact Flash インターフェースです。True IDE モード対応で ATA デバイスを接続することができます。Armadillo-300 側の転送モードは IDE Mode Control Register(0x6000 0004 番地)で設定します。

- 接続モード : True IDE モード
- 転送モード : PIO モード 0,3 対応
- 対応形状 : Type I, Type II



Armadillo-300 に電源が入っている状態では、Compact Flash の着脱は絶対に行わないでください。

ATA レジスタのメモリマップは「表 5.4. ATA レジスタのメモリマップ」の通りです。

表 5.4. ATA レジスタのメモリマップ

Hardware Address	Linux Address	Read	Write
0x6200 0000	0xF620 0000	Data Register (16bit)	
0x6200 0002	0xF620 0002	Error Register	Features Register
0x6200 0004	0xF620 0004	Interrupt Reason Register (ATAPI) Sector Count Register (ATA)	
0x6200 0006	0xF620 0006	Sector Number Register (ATA)	
0x6200 0008	0xF620 0008	Byte Count LSB Register (ATAPI) Cylinder Low Register (ATA)	
0x6200 000A	0xF620 000A	Byte Count MSB Register (ATAPI) Cylinder High Register (ATA)	
0x6200 000C	0xF620 000C	Device / Head Register	
0x6200 000E	0xF620 000E	Status Register	Command Register
0x6200 0020	0xF620 0020	(Reserved)	
0x6200 0022	0xF620 0022	(Reserved)	
0x6200 0024	0xF620 0024	(Reserved)	
0x6200 0026	0xF620 0026	(Reserved)	
0x6200 0028	0xF620 0028	(Reserved)	
0x6200 002A	0xF620 002A	(Reserved)	
0x6200 002C	0xF620 002C	Alternate Status Register	Device Control Register
0x6200 002E	0xF620 002E	(Reserved)	

## 5.6. CON5 (miniPCI インターフェース)

CON5 は miniPCI のインターフェースです。

- 対応形状 : Type IIIB
- 動作クロック : 28.4379MHz

CON5 の信号配列を「表 5.5. CON5 信号配列」に示します。

表 5.5. CON5 信号配列

番号	信号名	I/O	機能
1	TIP	-	(Reserved)
2	RING	-	(Reserved)
3	8PMJ-3	-	(Reserved)
4	8PMJ-1	-	(Reserved)
5	8PMJ-6	-	(Reserved)
6	8PMJ-2	-	(Reserved)
7	8PMJ-7	-	(Reserved)
8	8PMJ-4	-	(Reserved)
9	8PMJ-8	-	(Reserved)
10	8PMJ-5	-	(Reserved)



番号	信号名	I/O	機能
11	LED1_GRNP	-	(Reserved)
12	LED2_YELP	-	(Reserved)
13	LED1_GRNN	-	(Reserved)
14	LED2_YELN	-	(Reserved)
15	CHSGND	Power	電源(GND)
16	RESERVED	-	(Reserved)
17	INTB#	I	Interrupt request B
18	5V	Power	電源(+5V)
19	3.3V	Power	電源(+3.3V)
20	INTA#	I	Interrupt request A
21	RESERVED	-	(Reserved)
22	RESERVED	-	(Reserved)
23	GROUND	Power	電源(GND)
24	3.3VAUX	-	(Reserved)
25	CLK	O	Clock out
26	RST#	I/O	Reset
27	GROUND	Power	電源(GND)
28	3.3V	Power	電源(+3.3V)
29	REQ#	I	Request
30	GNT#	O	Grant
31	3.3V	Power	電源(+3.3V)
32	GROUND	Power	電源(GND)
33	AD31	I/O	Address/Data Bus 31
34	PME#	-	(Reserved)
35	AD29	I/O	Address/Data Bus 29
36	RESERVED	-	(Reserved)
37	GROUND	Power	電源(GND)
38	AD30	I/O	Address/Data Bus 30
39	AD27	I/O	Address/Data Bus 27
40	3.3V	Power	電源(+3.3V)
41	AD25	I/O	Address/Data Bus 25
42	AD28	I/O	Address/Data Bus 28
43	RESERVED	-	(Reserved)
44	AD26	I/O	Address/Data Bus 26
45	C/BE3#	I/O	Command/Byte Enable 3
46	AD24	I/O	Address/Data Bus 24
47	AD23	I/O	Address/Data Bus 23
48	IDSEL	I/O	AD12
49	GROUND	Power	電源(GND)
50	GROUND	Power	電源(GND)
51	AD21	I/O	Address/Data Bus 21
52	AD22	I/O	Address/Data Bus 22
53	AD19	I/O	Address/Data Bus 19

番号	信号名	I/O	機能
54	AD20	I/O	Address/Data Bus 20
55	GROUND	Power	電源(GND)
56	PAR	I/O	Parity signal
57	AD17	I/O	Address/Data Bus 17
58	AD18	I/O	Address/Data Bus 18
59	C/BE2#	I/O	Command/Byte Enable 2
60	AD16	I/O	Address/Data Bus 16
61	IRDY#	I/O	Initiator ready
62	GROUND	Power	電源(GND)
63	3.3V	Power	電源(+3.3V)
64	FRAME#	I/O	Cycle frame
65	CLKRUN#	I/O	Clock Run Signal
66	rowDY#	I/O	Target Ready
67	SERR#	I/O	System error
68	STOP#	I/O	Stop signal
69	GROUND	Power	電源(GND)
70	3.3V	Power	電源(+3.3V)
71	PERR#	I/O	Parity error
72	DEVSEL#	I/O	Device select
73	C/BE1#	I/O	Command/Byte Enable 1
74	GROUND	Power	電源(GND)
75	AD14	I/O	Address/Data Bus 14
76	AD15	I/O	Address/Data Bus 15
77	GROUND	Power	電源(GND)
78	AD13	I/O	Address/Data Bus 13
79	AD12	I/O	Address/Data Bus 12
80	AD11	I/O	Address/Data Bus 11
81	AD10	I/O	Address/Data Bus 10
82	GROUND	Power	電源(GND)
83	GROUND	Power	電源(GND)
84	AD9	I/O	Address/Data Bus 9
85	AD8	I/O	Address/Data Bus 8
86	C/BE0#	I/O	Command/Byte Enable 0
87	AD7	I/O	Address/Data Bus 7
88	3.3V	Power	電源(+3.3V)
89	3.3V	Power	電源(+3.3V)
90	AD6	I/O	Address/Data Bus 6
91	AD5	I/O	Address/Data Bus 5
92	AD4	I/O	Address/Data Bus 4
93	RESERVED	-	(Reserved)
94	AD2	I/O	Address/Data Bus 2
95	AD3	I/O	Address/Data Bus 3
96	AD0	I/O	Address/Data Bus 0

番号	信号名	I/O	機能
97	5V	Power	電源(+5V)
98	RESERVED_WIP	-	(Reserved)
99	AD1	I/O	Address/Data Bus 1
100	RESERVED_WIP	-	(Reserved)
101	GROUND	Power	電源(GND)
102	GROUND	Power	電源(GND)
103	AC_SYNC	-	(Reserved)
104	M66EN	O	66MHz Clock enable(内部抵抗にて Low 固定)
105	AC_SDATA_IN	-	(Reserved)
106	AC_SDATA_OUT	-	(Reserved)
107	AC_BIT_CLK	-	(Reserved)
108	AC_CODEC_ID0#	-	(Reserved)
109	AC_CODEC_ID1#	-	(Reserved)
110	AC_RESET#	-	(Reserved)
111	MOD_AUDIO_M ON	-	(Reserved)
112	RESERVED	-	(Reserved)
113	AUDIO_GND	-	(Reserved)
114	GROUND	Power	電源(GND)
115	SYS_AUDIO_OUT	-	(Reserved)
116	SYS_AUDIO_IN	-	(Reserved)
117	SYS_AUDUIO_OUT G	-	(Reserved)
118	SYS_AUDIO_IN GND	-	(Reserved)
119	AUDIO_GND	-	(Reserved)
120	AUDIO_GND	-	(Reserved)
121	RESERVED	-	(Reserved)
122	MPCIACT#	-	(Reserved)
123	VCC5VA	-	(Reserved)
124	3.3VAUX	-	(Reserved)

## 5.7. CON6 (シリアルインターフェース 1)

CON6 は非同期(調歩同期)シリアルインターフェースです。CPU(NS9750)の UART Port B と接続されています。

- 信号入出力レベル : RS232C レベル
- 最大データ転送レート : 115.2kbps

- フロー制御 : CTS, RTS, DTR, DSR, DCD, RI
- FIFO : 送受信ともに 32Byte 内蔵

表 5.6. CON6 信号配列

番号	信号名	I/O	機能
1	DCD	I	NS9750 内蔵の UART Port B DCD ピンに接続
2	DSR	I	NS9750 内蔵の UART Port B DSR ピンに接続
3	RXD	I	NS9750 内蔵の UART Port B RXD ピンに接続
4	RTS	O	NS9750 内蔵の UART Port B RTS ピンに接続
5	TXD	O	NS9750 内蔵の UART Port B TXD ピンに接続
6	CTS	I	NS9750 内蔵の UART Port B CTS ピンに接続
7	DTR	O	NS9750 内蔵の UART Port B DTR ピンに接続
8	RI	I	NS9750 内蔵の UART Port B RI ピンに接続
9	GND	Power	電源(GND)
10	+3.3V	Power	電源(+3.3V)

## 5.8. CON7 (シリアルインターフェース 2)

CON7 は非同期(調歩同期)シリアルインターフェースです。CPU(NS9750)の UART Port A と接続されています。

- 信号入出力レベル : RS232C レベル
- 最大データ転送レート : 115.2kbps
- フロー制御 : なし
- FIFO : 送受信ともに 32Byte 内蔵

表 5.7. CON7 信号配列

番号	信号名	I/O	機能
1			
2			
3	RXD	I	NS9750 内蔵の UART Port A RXD ピンに接続
4	RTS	O	CON7(6pin)と基板上で接続(ループバック)
5	TXD	O	NS9750 内蔵の UART Port A TXD ピンに接続
6	CTS	I	CON7(4pin)と基板上で接続(ループバック)
7			
8			
9	GND	Power	電源(GND)
10	+3.3V	Power	電源(+3.3V)

## 5.9. CON8 (LCD インターフェース)

Armadillo-300 の拡張 LCD インターフェースコネクタです。

表 5.8. CON8 信号配列

番号	信号名	I/O	機能
1	GND	Power	電源(GND)
2	+3.3V	Power	電源(+3.3V)
3	EXT_LCDCLK	I	外部 LCD クロック入力
4	LCD_GPO	O	汎用出力信号
5	LCD_PWR	O	LCD 電源制御
6	LCD_LP	O	Line Synchronization Pulse (STN) Horizontal Synchronization Pulse (TFT)
7	LCD_CP	O	LCD クロック
8	LCD_FP	O	Frame Pulse (STN) Vertical Synchronization Pulse (TFT)
9	LCD_AC	O	LCD AC Bias-data Enable
10	LCD_LE	O	Line End Signal
11	LCD0	O	LCD Data Bus0
12	LCD1	O	LCD Data Bus1
13	LCD2	O	LCD Data Bus2
14	LCD3	O	LCD Data Bus3
15	LCD4	O	LCD Data Bus4
16	LCD5	O	LCD Data Bus5
17	LCD6	O	LCD Data Bus6
18	LCD7	O	LCD Data Bus7
19	LCD8	O	LCD Data Bus8
20	LCD9	O	LCD Data Bus9
21	LCD10	O	LCD Data Bus10
22	LCD11	O	LCD Data Bus11
23	LCD12	O	LCD Data Bus12
24	LCD13	O	LCD Data Bus13
25	LCD14	O	LCD Data Bus14
26	LCD15	O	LCD Data Bus15
27	LCD16	O	LCD Data Bus16
28	LCD17	O	LCD Data Bus17
29	GND	Power	電源(GND)
30	+3.3V	Power	電源(+3.3V)
31	GND	Power	電源(GND)
32	GND	Power	電源(GND)
33	+5V	Power	電源(+5V)
34	+5V	Power	電源(+5V)

## 5.10. CON9 (パラレルインターフェース)

CON9 は汎用入出力ポートです。CPU(NS9750)の GPIO(General Purpose I/O)と接続されています。CPU 内の GPIO レジスタ<sup>1</sup> を使用して制御することができます。全ポートには弱プルアップが内蔵されています。

表 5.9. CON9 信号配列

番号	信号名	I/O	機能
1	GND	Power	電源(GND)
2	+3.3V	Power	電源(+3.3V)
3	EXT_GPIO0	I/O	汎用入出力ポート 0 ( NS9750:GPIO42 ピンに接続)
4	EXT_GPIO1	I/O	汎用入出力ポート 1 ( NS9750:GPIO43 ピンに接続)
5	EXT_GPIO2	I/O	汎用入出力ポート 2 ( NS9750:GPIO45 ピンに接続)
6	EXT_GPIO3	I/O	汎用入出力ポート 3 ( NS9750:GPIO46 ピンに接続)
7	EXT_GPIO4	I/O	汎用入出力ポート 4 ( NS9750:GPIO47 ピンに接続)
8	EXT_GPIO5	I/O	汎用入出力ポート 5 ( NS9750:GPIO48 ピンに接続)
9	EXT_GPIO6	I/O	汎用入出力ポート 6 ( NS9750:GPIO14 ピンに接続)
10	EXT_GPIO7	I/O	汎用入出力ポート 7 ( NS9750:GPIO15 ピンに接続)

パラレルインターフェースの電氣的仕様は次の通りです。

表 5.10. パラレルインターフェースの電氣的仕様

Symbol	Parameter	Min	Max	Unit	Conditions
V <sub>IH</sub>	High-level Input Voltage	2	V <sub>DDA</sub> +0.3	V	V <sub>DDA</sub> =3.3V
V <sub>IL</sub>	Low-level Input Voltage	-0.3	0.8	V	V <sub>DDA</sub> =3.3V
V <sub>OH</sub>	High-level Output Voltage	V <sub>DDA</sub> -0.6		V	V <sub>DDA</sub> =3.3V, I <sub>OH</sub> =4mA
V <sub>OL</sub>	CMOS Output Low voltage		0.5	V	I <sub>OL</sub> =4mA
V <sub>OL</sub>	Low-level Output Voltage		0.4	V	I <sub>OL</sub> =-4mA
I <sub>IL</sub>	Input Leakage current(no pullup) Input buffer with pullup	-10 10	10 200	μA	V <sub>IN</sub> =GND

## 5.11. CON10 (USB Host)

CON10 は USB インターフェースです。

- データ転送モード：USB2.0 Full Speed(12Mbps)、Low Speed(1.5Mbps)
- 供給電源：電圧+5V、電流 500mA(max)

<sup>1</sup>詳しくは、「A.1. GPIO 資料」をご覧ください。

- コネクタ形状 : Type-A

表 5.11. CON5 信号配列

ピン番号	信号名	I/O	機能
1	+5V	Power	電源 (+5V, 最大 500mA の供給可能)
2	D-	In/Out	USB0 のマイナス側信号
3	D+	In/Out	USB0 のプラス側信号
4	GND	Power	電源 (GND)

## 5.12. CON11(Reserved)

CON11 はリザーブ(予備)端子です。この端子には何も接続しないでください。

## 5.13. CON12 (拡張バス)

Armadillo-300 の拡張バスコネクタです。CPU(NS9750)内の Static Memory Extended Wait Register(0xA070 0080 番地)を変更する際は、設定値を 0xA 以上にしてください。チップセレクト信号は不論理です。

- アドレスバス : 21bit
- データバス : 16bit

表 5.12. CON12 信号配列

番号	信号名	NS9750 ピン名	I/O	機能
1	GND		Power	電源(GND)
2	+3.3V		Power	電源(+3.3V)
3	EXentry0	data[0]	I/O	拡張データバス 0
4	EXentry1	data[1]	I/O	拡張データバス 1
5	EXentry2	data[2]	I/O	拡張データバス 2
6	EXentry3	data[3]	I/O	拡張データバス 3
7	EXentry4	data[4]	I/O	拡張データバス 4
8	EXentry5	data[5]	I/O	拡張データバス 5
9	EXentry6	data[6]	I/O	拡張データバス 6
10	EXentry7	data[7]	I/O	拡張データバス 7
11	EXentry8	data[8]	I/O	拡張データバス 8
12	EXentry9	data[9]	I/O	拡張データバス 9
13	EXentry10	data[10]	I/O	拡張データバス 10
14	EXentry11	data[11]	I/O	拡張データバス 11
15	EXentry12	data[12]	I/O	拡張データバス 12
16	EXentry13	data[13]	I/O	拡張データバス 13
17	EXentry14	data[14]	I/O	拡張データバス 14
18	EXentry15	data[15]	I/O	拡張データバス 15
19	EXTA0	addr[0]	O	拡張アドレスバス 0
20	EXTA1	addr[1]	O	拡張アドレスバス 1
21	EXTA2	addr[2]	O	拡張アドレスバス 2

番号	信号名	NS9750 ピン名	I/O	機能
22	EXTA3	addr[3]	O	拡張アドレスバス 3
23	EXTA4	addr[4]	O	拡張アドレスバス 4
24	EXTA5	addr[5]	O	拡張アドレスバス 5
25	EXTA6	addr[6]	O	拡張アドレスバス 6
26	EXTA7	addr[7]	O	拡張アドレスバス 7
27	EXTA8	addr[8]	O	拡張アドレスバス 8
28	EXTA9	addr[9]	O	拡張アドレスバス 9
29	EXTA10	addr[10]	O	拡張アドレスバス 10
30	EXTA11	addr[11]	O	拡張アドレスバス 11
31	EXTA12	addr[12]	O	拡張アドレスバス 12
32	EXTA13	addr[13]	O	拡張アドレスバス 13
33	EXTA14	addr[14]	O	拡張アドレスバス 14
34	EXTA15	addr[15]	O	拡張アドレスバス 15
35	EXTA16	addr[16]	O	拡張アドレスバス 16
36	EXTA17	addr[17]	O	拡張アドレスバス 17
37	EXTA18	addr[18]	O	拡張アドレスバス 18
38	EXTA19	addr[19]	O	拡張アドレスバス 19
39	EXTA20	addr[20]	O	拡張アドレスバス 20
40	EXT_CS*	st_cs_n[3]	O	拡張バス チップセレクト
41	EXT_OE*	st_oe_n	O	拡張バス アウトプットイネーブル
42	EXT_WE*	we_n	O	拡張バス ライトイネーブル
43	EXT_BLS0*	byte_lane_sel_n[0]	O	拡張バス BLS0
44	EXT_BLS1*	byte_lane_sel_n[1]	O	拡張バス BLS1
45	EXT_SrowB0*	ta_srowb	I	拡張バス ストローブ
46	EXT_INT*	gpio[11]	I	拡張バス 割込み
47	EXT_CLK	clk_out[3]	O	拡張バス クロック
48	EXT_RESET		O	拡張バス リセット
49	GND		Power	電源(GND)
50	+3.3V		Power	電源(+3.3V)

### 5.14. CON13 (電源入力)

Armadillo-300 に供給する電源接続コネクタです。

表 5.13. CON13 信号配列

番号	信号名	I/O	機能
1	+5V	Power	電源(+5V)入力
2	GND	Power	電源(GND)
3	GND	Power	電源(GND)
4	-	-	(Reserved)



## 5.15. CON14 ( 拡張入出力 )

表 5.14. CON14 信号配列

番号	信号名	I/O	機能
1	GND	Power	電源(GND)
2	BAT	I	RTC(S-3531A)バックアップ用電源入力 <sup>1</sup>
3	-	-	(Reserved)
4	+3.3V	Power	電源(+3.3V)
5	GND	Power	電源(GND)
6	-	-	(Reserved)
7	-	-	(Reserved)
8	-	-	(Reserved)
9	-	-	(Reserved)
10	-	-	(Reserved)
11	-	-	(Reserved)
12	+3.3V	Power	電源(+3.3V)

<sup>1</sup>Armadillo-300 の動作には必要ありません。

## 5.16. LED (D2)

LED(D2)は赤色 LED で、CPLD レジスタ<sup>2</sup>を使用して制御することができます。

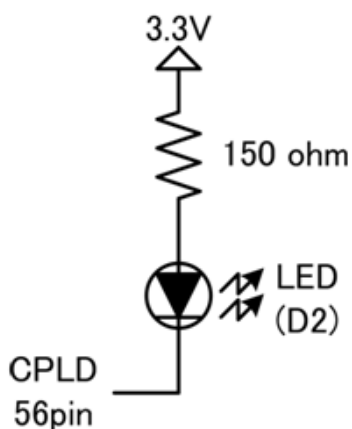


図 5.2. LED(D2)の接続

## 5.17. LED (D3)

LED(D3)は赤色 LED で、Compact Flash のアクセスランプです

<sup>2</sup> 詳しくは、「6.1. 各種 I/O Control レジスタの詳細」をご覧ください。

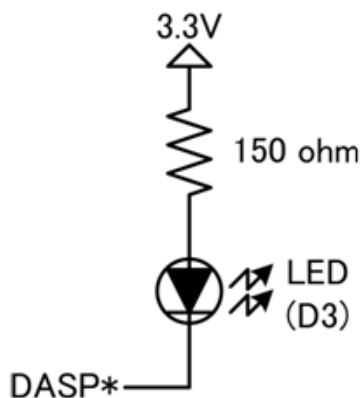


図 5.3. LED(D3)の接続

### 5.18. LED (D6)

LED(D6)は Armadillo-300 の電源状態を表しています。

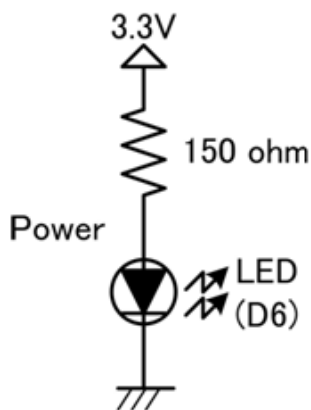


図 5.4. LED(D6)の接続

### 5.19. LAN コネクタ LED

LAN コネクタの LED は、LAN の状態を表します。

表 5.15. LAN コネクタ LED の状態

LED	名称	点灯	消灯
緑色	LINK	LAN ケーブルが接続されており、10Base-T または 100Base-Tx のリンクが確立されている。	LAN ケーブルが接続されていないか、接続している相手の状態が Active な状態ではない。
黄色	ACT	データ送受信時	非データ送受信時

### 5.20. JP1 ~ 2

JP1,2 は Armadillo-300 の起動モードの設定を行います。電源の投入前に設定してください。

- JP1 : 起動モード  
起動モードを選択<sup>3</sup> することができます。
- JP2 : JTAG 機能  
CPU(NS9750)の JTAG 機能を有効/無効化します。

表 5.16. ジャンパの設定と動作(JP1,2)

	1-2 短絡	2-3 短絡
JP1	オンボード Flash Memory から Boot	Compact Flash のカーネルから Boot
JP2	JTAG 機能 OFF	JTAG 機能 ON

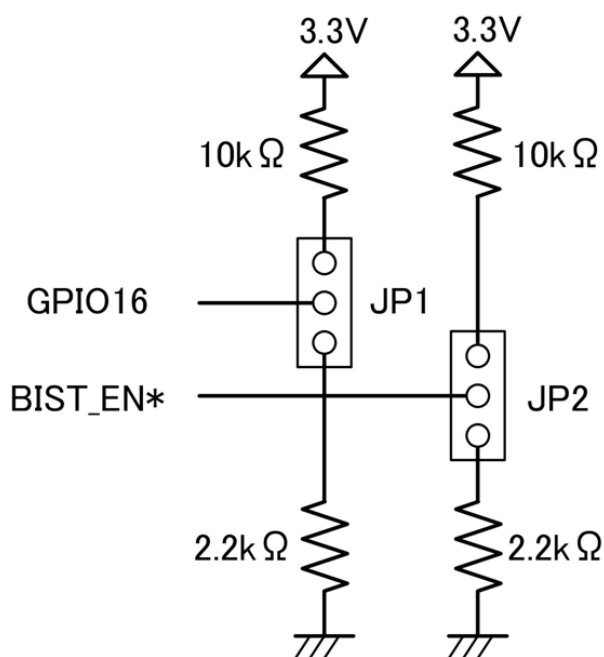


図 5.5. ジャンパコネクタ

## 5.21. カレンダー時計 ( Real Time Clock )

カレンダー時計(Real Time Clock: S-35390A またはその互換品)は CPU(NS9750)の I2C\_SCL ピンと I2C\_SDA ピンの 2 線式シリアルで接続されています。RTC はポリアセンキャパシタ(PAS)のバックアップにより電源切断時も一定時間動作することができます。長時間電源を切っている間も、RTC の内容を保持したい場合は、別途外付けのバッテリーを接続することができます。(データ保持電圧範囲 2.2 ~ 3.3 V、消費電流 0.7uA Typ.)

<sup>3</sup> 詳細は本製品の Software Manual をご覧ください。

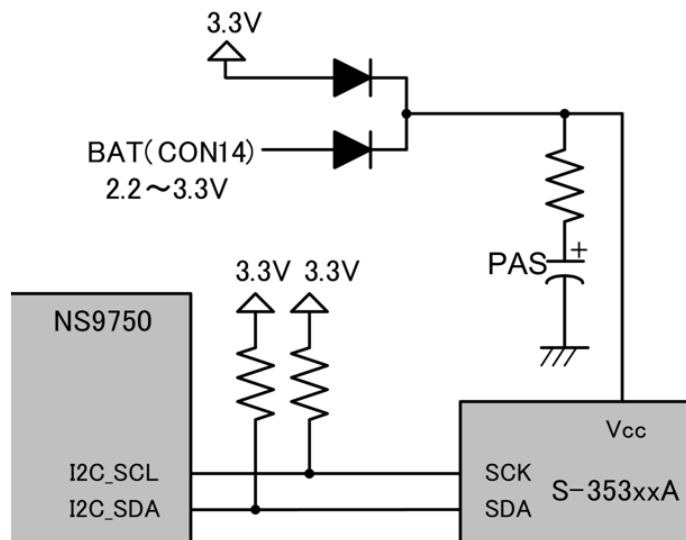


図 5.6. CPU(NS9750)と RTC の接続

### 5.22. 電源回路の構成

Armadillo-300 内の電源回路の構成は「図 5.7. Armadillo-300 の電源回路構成」の通りです。各制限の電流容量を超えないように、外部機器の接続、供給電源の設計を行ってください。

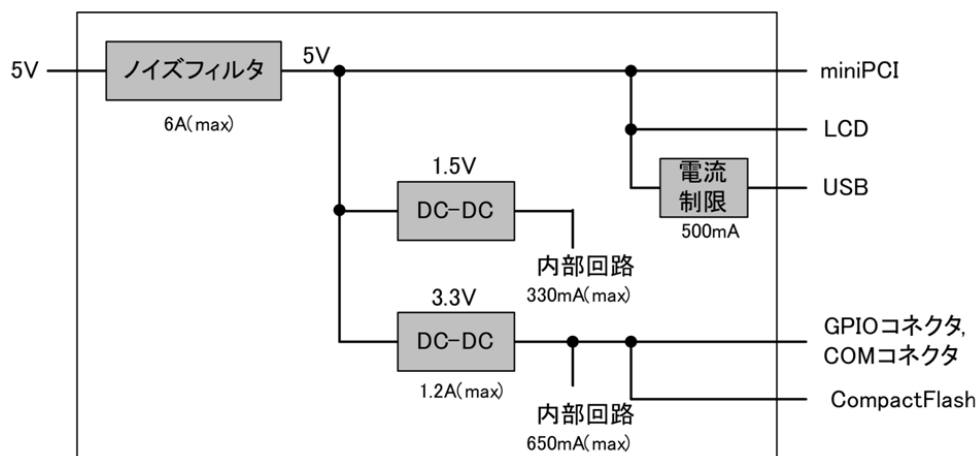


図 5.7. Armadillo-300 の電源回路構成

### 5.23. コネクタ型式

CON1 ~ 14 の型式等を「表 5.17. コネクタ型式」に示します。

表 5.17. コネクタ型式

記号	メーカー	型式	備考
CON1		2×7 (2.54mm ピッチ)	
CON2	Pulse	J0026D21B	
CON3			(Reserved)
CON4	DDK	MCD-CEN750PC	Compact Flash (Type I, II)
CON5	京セラエルコ	29-6405-124-021-896	miniPCI TypeIII
CON6		2×5 (2.54mm ピッチ)	
CON7		2×5 (2.54mm ピッチ)	
CON8		2×17 (2.54mm ピッチ)	
CON9		2×5 (2.54mm ピッチ)	
CON10	JST	UBA-4R-S14-2	USB Host
CON11			(Reserved)
CON12		2×25 (2.54mm ピッチ)	
CON13	AMP	171826-4	
CON14		1×12 (2.54mm ピッチ)	

## 5.24. LED 型式(参考)

LED の型式等の例を「表 5.18. LED 型式の例」に示します。

表 5.18. LED 型式の例

LED 名	メーカー	型式	備考
D2	ROHM	SML-310LT 等	Red
D3	東芝	TLR123 等	Red
D6	東芝	TLG123A 等	Green

## 6. その他の機能

### 6.1. 各種 I/O Control レジスタの詳細

Armadillo-300 の CPLD には miniPCI や Compact Flash 等の I/O を制御するための I/O レジスタがあります。

各種 I/O Control レジスタの詳細は次のとおりです。

表 6.1. I/O Control レジスタのメモリマップ

Hardware Address	Linux Address	Read	Write
0x6000 0000	0xF600 0000	Interrupt Service Register	Interrupt Clear Register
0x6000 0001	0xF600 0001	(Reserved)	
0x6000 0002	0xF600 0002	(Reserved)	Interrupt Mask Register
0x6000 0003	0xF600 0003	(Reserved)	
0x6000 0004	0xF600 0004	IDE Mode Control Register	
0x6000 0005	0xF600 0005	(Reserved)	
0x6000 0006	0xF600 0006	(Reserved)	
0x6000 0007	0xF600 0007	(Reserved)	
0x6000 0008	0xF600 0008	Extension Bus Control Register	
0x6000 0009	0xF600 0009	(Reserved)	
0x6000 000A	0xF600 000A	(Reserved)	
0x6000 000B	0xF600 000B	(Reserved)	
0x6000 000C	0xF600 000C	General Control Register	
0x6000 000D	0xF600 000D	(Reserved)	
0x6000 000E	0xF600 000E	(Reserved)	
0x6000 000F	0xF600 000F	(Reserved)	

- Interrupt Service Register(割り込みサービスレジスタ)  
入ってきた割り込みの要因を見るレジスタです。
- Interrupt Clear Register(割り込み要因クリアレジスタ)  
割り込みサービスレジスタに入ってきた割り込み要因をクリアするレジスタです。
- Interrupt Mask Register(割り込みマスクレジスタ)  
各種割り込みの入力を禁止(マスク)するレジスタです。
- IDE Mode Control Register  
Compact Flash(IDE)の挿入状態を取得、転送モードを設定するレジスタです。
- Extension Bus Control Register

拡張バスの有効 / 無効を設定するレジスタです。

- General Control Register

LED(D2)の制御をするレジスタです。

Register Name	Bit	Access	Reset	Description
Interrupt Service / Clear Register	7-1	-	-	(Reserved)
	0	R	-	IDE 割り込みサービス (0:発生していない 1:発生している)
		W	0	IDE 割り込み要因クリア (0:クリアしない 1:クリアする)

Register Name	Bit	Access	Reset	Description
Interrupt Mask Register	7-1	-	-	(Reserved)
	0	W	1	IDE 割り込みマスク (0:マスクしない 1:マスクする)

Register Name	Bit	Access	Reset	Description
IDE Mode Control Register	7-2	-	-	(Reserved)
	1	R	-	Compact Flash 挿入状態(0:未挿入状態 1:挿入状態)
	0	W	0	0:PIO Mode0 1:PIO Mode3

Register Name	Bit	Access	Reset	Description
General Control Register	7-4	-	-	(Reserved)
	3	R/W	0	0:LED(D2)消灯 1:LED(D2)点灯
	2-0	-	-	(Reserved)

Register Name	Bit	Access	Reset	Description
Extension Bus Control Register	7-4	-	-	(Reserved)
	3	R/W	1	0:拡張バス無効 <sup>1</sup> 1:拡張バス有効
	2-0	-	-	(Reserved)

<sup>1</sup> 拡張バス無効時には、「EXT\_RESET、EXT\_CS\*、EXT\_OE\*、EXT\_WE\*、EXTA0 ~ 20、EXTD0 ~ 15」の各ピンがハイインピーダンスとなります。

## 6.2. CPLD 内の割り込みコントローラの仕組み

割り込みコントローラが CPLD(XCR3064XL)に組み込まれています。この割り込みコントローラに接続されている割り込みの種類は IDE\_INTRQ と RTC\_INT です。

割り込みは IMR(Interrupt Mask Register)によりマスク処理されます。マスクビットが"0"の場合、割り込み入力そのまま通過し、"1"の場合割り込み入力はマスクされます。

マスク処理を通過した割り込み入力信号は次段の ISR(Interrupt Service Register)を構成している FF(フリップフロップ)で値を保持されます。

ISR に保持されている値は、ICR(Interrupt Clear Register)の対応するビットに"1"が入力されるまで値が保持されます。

ISR に保持されているすべての値の OR をとって、CPU に割り込みが通知されます。



# 7.参考回路例

CON9(汎用入出力)を使用する場合の参考回路を「図 7.1. 参考回路図」に示します。

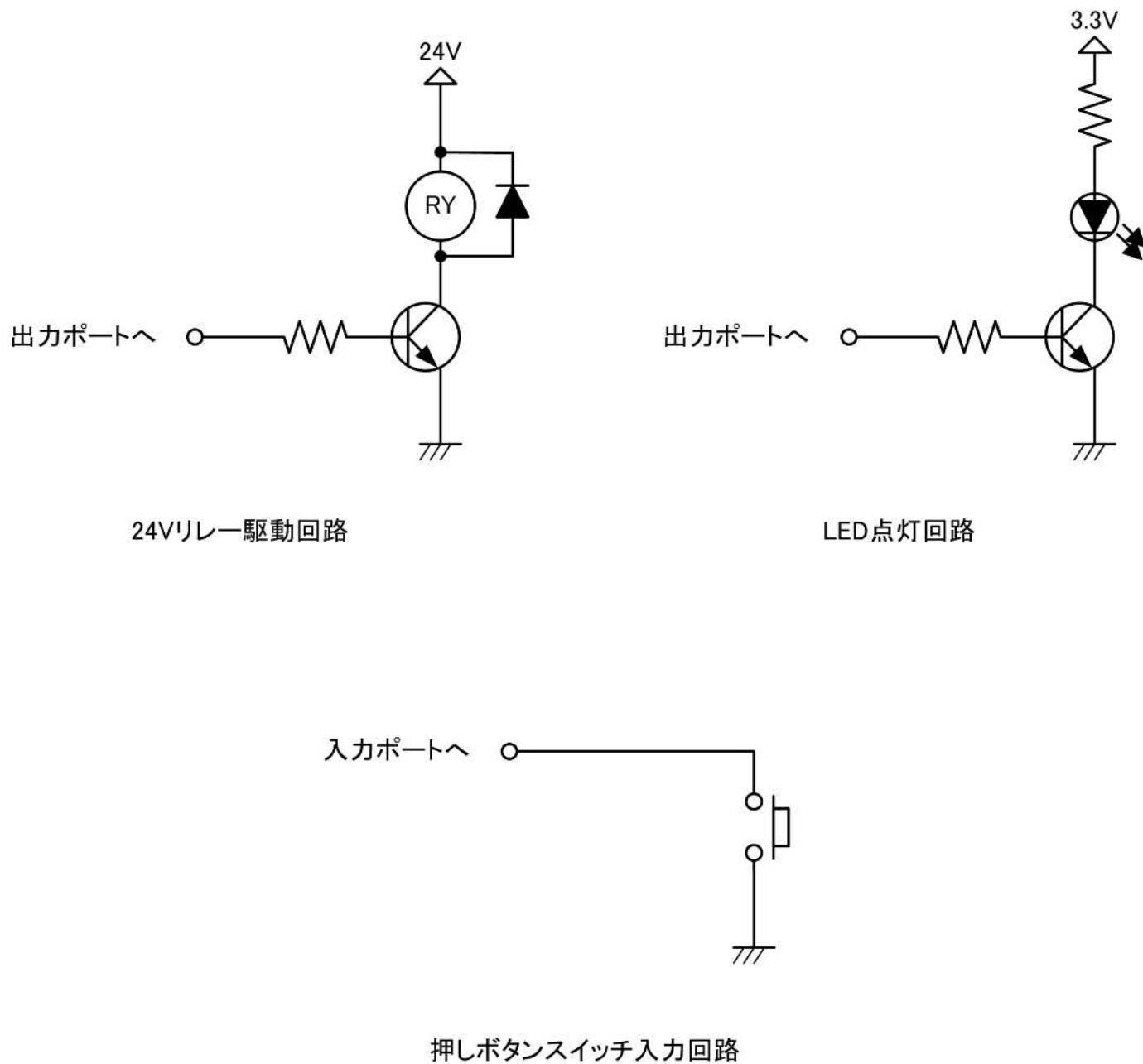
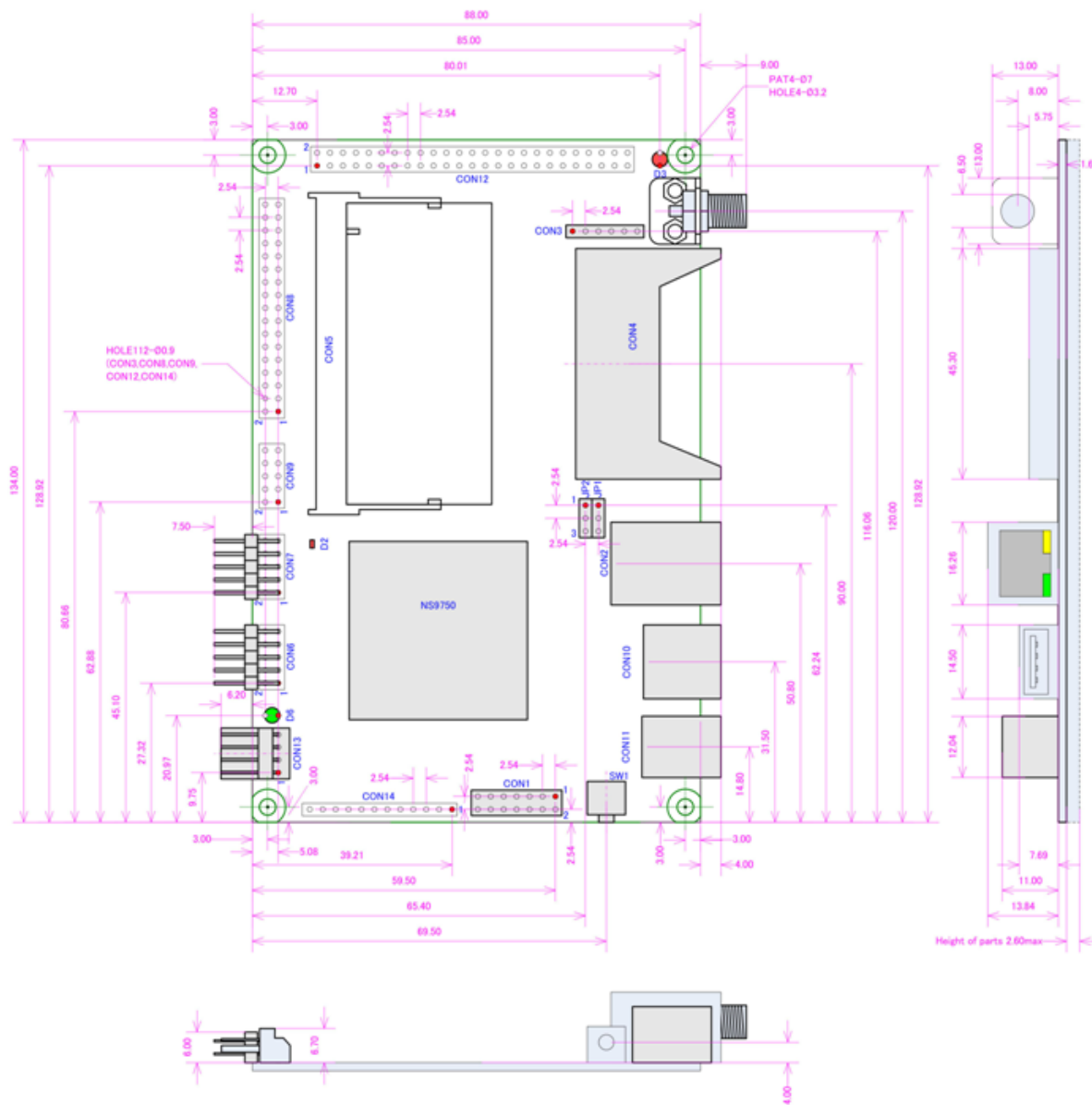


図 7.1. 参考回路図

# 8. 基板形状図

## 8.1. Armadillo-300 基板形状図



[単位：mm]

図 8.1. Armadillo-300 の基板形状

# 付録 A. Appendix

## A.1. GPIO 資料

GPIO ピン一覧表を「表 A.1. GPIO ピン一覧表」に、GPIO レジスタマップを「表 A.2. GPIO 物理レジスタマップ」、「表 A.3. Linux 使用時の GPIO 論理レジスタマップ」に示します。

表 A.1. GPIO ピン一覧表

CON	ピン番号	信号名	Port 名	I/O	I/O 初期状態		OD <sup>1</sup>	pull up
					リセット時	ブートローダ <sup>2</sup> 起動後		
CON9	3	EXT_GPIO0	GPIO42	I/O	IN	IN	4mA	
	4	EXT_GPIO1	GPIO43	I/O	IN	IN	4mA	
	5	EXT_GPIO2	GPIO45	I/O	IN	IN	4mA	
	6	EXT_GPIO3	GPIO46	I/O	IN	IN	4mA	
	7	EXT_GPIO4	GPIO47	I/O	IN	IN	4mA	
	8	EXT_GPIO5	GPIO48	I/O	IN	IN	4mA	
	9	EXT_GPIO6	GPIO14	I/O	IN	IN	4mA	
	10	EXT_GPIO7	GPIO15	I/O	IN	IN	4mA	

<sup>1</sup>OD = 最大出力電流です。

<sup>2</sup> 電源投入時にシステムを初期化するためのプログラムです。本製品は Hermit-At ブートローダを搭載しております。詳細は本製品の Software Manual をご覧ください。

表 A.2. GPIO 物理レジスタマップ

GPIO#	GPIO Configuration Register	GPIO Control Register	GPIO Status Register
GPIO0 ~ GPIO7	0x9060 0010	0x9060 0030	0x9060 0040
GPIO8 ~ GPIO15	0x9060 0014		
GPIO16 ~ GPIO23	0x9060 0018		
GPIO24 ~ GPIO31	0x9060 001C		
GPIO32 ~ GPIO39	0x9060 0020	0x9060 0034	0x9060 0044
GPIO40 ~ GPIO47	0x9060 0024		
GPIO48 ~ GPIO49	0x9060 0028		

表 A.3. Linux 使用時の GPIO 論理レジスタマップ

GPIO#	GPIO Configuration Register	GPIO Control Register	GPIO Status Register
GPIO0 ~ GPIO7	0xF900 0010	0xF900 0030	0xF900 0040
GPIO8 ~ GPIO15	0xF900 0014		
GPIO16 ~ GPIO23	0xF900 0018		
GPIO24 ~ GPIO31	0xF900 001C		
GPIO32 ~ GPIO39	0xF900 0020	0xF900 0034	0xF900 0044
GPIO40 ~ GPIO47	0xF900 0024		
GPIO48 ~ GPIO49	0xF900 0028		

## A.2. SX-10WAG 無線 LAN モジュール仕様

表 A.4. SX-10WAG 無線 LAN モジュール仕様

名称	SX-10WAG 802.11a/b/g miniPCI 無線 LAN モジュール
チップセット	Atheros Communications AR5414A-001
アンテナ端子	U-FL 系コネクタ x 2 ダイバシティ対応
動作電圧	3.3V ± 0.3V DC
無線出力	11a/b/g モード : 16dBm
使用可能チャネル	11a(ch26 ~ 165)、11b(ch1 ~ 11)、11g(ch1 ~ 11)
消費電流	500mA
重量	9g
外形寸法	W:31mm×D:59.6mm×H:4mm 基板厚 t=1.0[mm]
保存環境条件	保存温度 : -10 ~ +70 保存湿度 : 5 ~ 90%RH
動作環境条件	動作温度 : 0 ~ +60 動作湿度 : 20 ~ 90%RH
取得済の 技術基準適合証明 / 認証	ARIB STD-T66 ARIB STD-T71 RCR STD-33 FCC Part15 Subpart C IC RSS210 EU 指令 R&TTE (EN300 328, EN60950) EU 指令 RoHS 対応
無線認証規格取得国	日本、アメリカ、カナダ、ヨーロッパ諸国

## 改訂履歴

バージョン	年月日	改訂内容
1.0.0	2007/3/29	<ul style="list-style-type: none"><li>• 初版発行</li></ul>
1.0.1	2007/7/25	<ul style="list-style-type: none"><li>• ドキュメントプロパティのタイトルを修正</li><li>• 初期不良の保障期間に関する記述修正</li><li>• 「表 3.1. Armadillo-300 ボード仕様」の使用温度範囲、電源電圧誤差、基板サイズ、消費電力の項目を修正</li><li>• 「表 5.12. CON12 信号配列」に「NS9750 ピン名」項目を追加</li></ul>
1.0.2	2007/9/14	<ul style="list-style-type: none"><li>• 「2.2. 保証に関する注意事項」の製品の保証方法を修正</li></ul>
1.0.3	2008/4/10	<ul style="list-style-type: none"><li>• 「6.1. 各種 I/O Control レジスタの詳細」の IDE Mode Control Register に関する記述を修正</li></ul>
1.0.4	2008/7/17	<ul style="list-style-type: none"><li>• 脚注番号を変更</li></ul>

Armadillo-300 Hardware Manual  
Version 1.0.4d-68bb12b  
2008/08/21

---

**株式会社アットマークテクノ**

060-0035 札幌市中央区北 5 条東 2 丁目 AFT ビル 6F TEL 011-207-6550 FAX 011-207-6570

---