D9010ETHC 10M/100M/1GBASE-T Ethernet Compliance Test Software 簡易テスト手順書

ソリューション・エンジニアリング部門

2021.03.22

キーサイト・テクノロジー株式会社



......

目次

	* ×
• <u>ソフトウェアのバージョン</u> … P3	
 <u>ソフトウェアの正式なマニュアル</u>… P4 	
• 桦村の淮信 … P5	a
 <u>測定のタスクフロー</u>… P6 	
 ソフトウェアの起動 … P8 	
· Proforance の設定 … PQ	
• <u>GUIレイパワトの変更</u> … P10	
• Setup タブの設定 … P11	
• Select Tests タブの設定 … P12	
<u>Configure</u> 月12	
• <u>Configure 外力的設定</u> ···· P15	
• <u>Connection タフの設定</u> … P14	
• Run タブの設定 … P15	
Results タブの測定結果の見方 … P16	
• <u> 「 「 ML Report タノの使い力</u> … P17	
	•
	a a
	(e) (e)

•	<u>1000Base-T テスト手順</u> … P18	
	Disturbing Signal 有りの場合	
	・ <u>Test Mode 1 Signal Tests のテスト</u> … P22	•
	 <u>Test Mode 4 Signal Tests のテスト</u>… P26 	
	 Disturbing Signal 無しの場合 	e:
	 <u>Test Mode 1 Signal Tests のテスト</u>… P28 	
	 <u>Test Mode 4 Signal Tests のテスト</u>… P30 	
	・ <u>Common Mode Voltage テスト</u> … P31	
	・ <u>Jitter Without TX_TCLK(MASTER Mode) テスト</u> …	P33
	• <u>Jitter Without TX TCLK(SLAVE Mode) テスト</u> … P.	35
	• <u>1000Base-T Return Loss テスト</u> … P37	
•	<u>100Base-1 テスト手順</u> … P45	
	 <u>DUTの設定: 100Base-Tx のテスト信号の設定</u>… P47 	1.01
	• <u>Return Loss 以外のテスト</u> … P50	
	• <u>100Base-T Return Loss テスト</u> … P55	5
	10Baco-T 〒7卜壬順 … P64	*
•	<u>IUDase-IJ入下于帜</u> ···· FU4	
	Tomenlate & Devenue at vie TZ TDM TDM	
	• <u>Template と Parametric テスト - TPM有り</u> … P67	
	 Template と Parametric テスト - TPM有り … P67 Template と Parametric テスト - TPM無し … P72 	
	 <u>Template と Parametric テスト - TPM有り</u> P67 <u>Template と Parametric テスト - TPM無し</u> P72 <u>Common Mode Output Voltage テスト</u> P75 	
	 <u>Template と Parametric テスト - TPM有り</u> ··· P67 <u>Template と Parametric テスト - TPM無し</u> ··· P72 <u>Common Mode Output Voltage テスト</u> ··· P75 <u>10Base-T Return Loss テスト</u> ··· P77 	•
•	 <u>Template と Parametric テスト - TPM有り</u> … P67 <u>Template と Parametric テスト - TPM無し</u> … P72 <u>Common Mode Output Voltage テスト</u> … P75 <u>10Base-T Return Loss テスト</u> … P77 <u>付録: Ethernet測定セミナー資料</u> … P81 	•
•	 Template と Parametric テスト - TPM有り … P67 Template と Parametric テスト - TPM無し … P72 Common Mode Output Voltage テスト … P75 10Base-T Return Loss テスト … P77 付録: Ethernet測定セミナー資料 … P81 計測お客様窓口 … P142 	•

.

0

> . .

> . .

2

0

.

10

.



ソフトウェアのバージョン

Software	Release Date	Version	Download
Infiniium Firmware	2020-11-18	06.60.00109	http://www.keysight.com/main/software.jspx?ckey=2488819&lc=j pn&cc=JP&nid=-32530.1150435&id=2488819
D9010ETHC 10M/100M/1GBASE-T Ethernet Compliance Test Software	2020-07-16	2.71.1.0	https://www.keysight.com/main/software.jspx?ckey=2307280&lc= eng&cc=US&nid=-32976.1271453&id=2307280&pageMode=CV

※バージョン番号は、SoftwareのHelp→About... から参照できます。



ソフトウェアの正式なマニュアル

正式マニュアル(MOI)はソフトウェア起動後、上部メニュー Help -> View Test Procedure を参照

蓳 Ethernet Test Ap	oplication New Device1	
File View Tools	Help	
Set Up Select Tes	Help Contents	ו Automate Results HTM
	View Test Procedure	
Ethernet Speed	API Reference	
🖌 10Base-T 🖌	Technical Support	10Base-T EEE
_1000Base-T —	License Manager	•
🖌 Use Disturbii	Check for Updates	ysight 33250A
Vith TX_TCL	License Agreement	eysight 33612A
	Third Party Software.	
	About	yaight 01130/00A
	005	e others
Return Loss Test		
		e 9

KEYSIGHT TECHNOLOGIES Keysight D9010ETHC Ethernet Compliance Test Application

> Methods of Implementation

アの記動

はP8参照

機材の準備



機材	型式	要件
オシロスコープ	Infiniium Sシリーズ DSOS104A Infiniium MRXシリーズ MXR104A (他 Infiniium V, Z, UXR シリーズ に対応)	帯域1GHz 以上 (1000Base-Tが250Mbps x 4Lane)
ソフトウェア	D9010ETHC	Ethernet Test Software
* ×	D9010SCNA	InfiniiScan
	D9010JITA/D9020JITA	EZJIT Complete
プローブ	InfiniiMax 1130B x 1 と E2678B x 1 又は N2750A x 1 と N4822A x 1	帯域1GHz 以上
治具 9.50221	N5395C x 1 (N5396A x 1 ※)	※販売終了品。N5396AはTx Clockが外部 に出力されていないと測定できないテスト項目 で使用します。通常のデバイスはTx Clockの 外部出力に対応していないので、測定できませ んから不要です。
Function Generator	33612A(2ch) x 1 15442A(SMAケーブル4本セット) x 1 8120-1839 x 2 1250-2015 x 2(Infiniium SやMXRの場合)	80MHz 2ch SMA(m-m)ケーブル 4本 BNC ケーブル(m-m) 2本 BNC(m)-SMA(f) 変換アダプタ 2個
VNA	E5071C 他の対応機種 E5080A, E5071C, 8752x/8753x, 4395x/96x, E5070x/71x, E5061x/62x, E5063A, N5230A	10MHz ~ 100MHz までの測定レンジ に対応したもの



測定のタスクフロー

1.5022



測定のタスクフロー 概要





ソフトウェアの起動

Analyze \rightarrow Automated Test Apps \rightarrow D9010ETHC Test App から起動します

. 8

File	Control Setup Display	Trigger Measur	e/Mark Math	Analyze Utilities De	mos Help				
Offline	1.00 V/ 3.22 V	 	~~~~	Gallery Quick Jitter Quick Eye Diagrams	,)		~~~~~	~~~~	8
e Mea				Histogram Mask Test					
 St 			(Automated Test App	s 🕨	User Defined		•	
retical Meas				Analysis Diagram Measurement Analy Jitter/Noise (EZJIT (Real-Time Eye Equalization CrossTalk Phase Noise	sis (EZJIT) Complete)	D9010CPHC MIPI D9030DDRC DDR3 D9040DDRC DDR3 D9050DDRC DDR3 D9042DPPC Displa D9040DPPC Displa D9010ETHC Ether D9060GDDC GDD D9021HDMC HDM D9020DRC DDR3 D9050 DDC LEDR3	C-PHY Test App 3 Test App 4 Test App 5 Test App ayPort UHBR Test Ap ayPort Test App net Test App R6 Test App I Test App 2(+LP) Test App 185 Test App	2P	
				I I I		D9050LD0C LPDD D9020DPHC MIPI D9040MPHC MIPI D9050PCIC PCIEx D9040PCIC PCIEx D9020USBC USB3 D9040USBC USB3	NS Test App D-PHY Test App M-PHY Test App press Gen5 Test App press Test App i.2 Test App 4 Test App Test App	p	
				<u>.</u>					
							142	2	
				÷2	4	*			*
				8	22				
								3	



Preferenceの設定(この設定はスキップ可能)

テスト結果が見やすくす る修正やテスト実行時の 動作の様子をわかりやす くする設定が可能です。

Results タブのTest
 DisplayをSame as
 Select Tests tablc変更し
 ます。測定項目順にテス
 ト結果が整列されます。

 Results タブのTrial DisplayのShow Details for up toの数値を増やし ます。同じテストを繰り返 し実行した場合にすべて の結果が表示されます。



Apply OK Cancel



3. RunタブのDisable Infinitum user interface during runのチェックを外します。これにより、テスト 実行時の画面の更新がリアルタイムになり、動作の 様子が見やすくなります。(若干測定スピードは遅く なります。)



GUI レイアウトの変更(この設定はスキップ可能)

マウスで各タブをつかんで好きな場所に移動させることができます。 (下の状態で並び順だけの変更も可能)



タイル状に入れるした例



フローティングさせた例

Contract Dates Barba	and a second sec		
1600 [MT/s] Key in any value	Compliance Custom Burst Triggering Method DOS-DO Phase Difference	DQ CA O 100 O 100	
Set Mask File Th	SDRAM Type C LPDDR4 reshold Settings Offline Setu	Run Pause	
Test Report Comments (Op Device Identifier: (SELECT OR TYPE) Comments:	tional) User Descripti (SELECT OR 1	Run tests Once YPE Event Detect events	
		Store Mode During run, store details for W	orst 🔽 trials (up to 6
ssages		Send email when run is par	used or stopped
017-03-21 11:44:08:890 AM 017-03-21 11:44:09:402 AM 017-03-21 11:44:25:505 AM 017-03-21 11:44:25:505 AM	Connecting to scope New project ha Connected to scope Ready Project Resetting	s be Summary: - Run tests once - Store details for up to 64 wors	st trials (margin)



1000Base-TテストでのFGやReturn Lossテ ストでのVNAを自動測定ソフトウェアが識

別するためのSICLアドレスを設定します。

1000Base-Tに関して、Disturbing Signal 試験とJitter試験向けの設定を行う項目 です。10Base-Tと100Base-Tは無関係で

Set Upタブの設定

測定するスタンダードを選んでください。 選択したテスト項目がSelect Tests タブに 表示されます。

す。

Return Loss テストで、自動測定ソフト ウェアがVNAを制御して測定を実行する か、別途測定済みのS-parameterファイ ルを読み込ませてPass/Fail判定させる かを選択します。



: 11

Select Test タブの設定

Setupタブで設定した状態に対して、 測定可能なテスト項目のみが表示 されます。測定したい項目にチェッ クを入れて実行することができます。

なお、物理的な接続の切り替えが 発生する場合は、Popupウィンドウ が表示されて一時停止します。

et Up	Select Tests	Configure	Connect	Run	Automate	Resu					
	All Ethern	et Tests									
546	📃 1000 B	ase-T									
	🕨 📃 Test	 1000 Base-1 Test Mode 1 Signal Tests (With Disturbing Signal Tests Mode 4 Signal Tests (With Disturbing Signal Common Mode Voltage Jitter With TX-TCLK 									
	🕨 📄 Test										
	Com										
) 🗌 Jitte	r With TX-TO	CLK								
	🕨 📃 Retu	rn Loss									
- 12C	📃 100 Ba										
	Peak	Voltage									
	Over	shoot									
	🕨 📃 Tem	plate									
	Rise	and FallTim	e								
	> 🗌 DCD	/Jitter									
	🕨 📃 Retu	rn Loss									
	10 Bas	e-T									
	Mea:	surements w	ith TPM								
	Meas	Measurements without TPM									
	Com	mon Mode \	/oltage								
	🕨 📃 Retu	Irn Loss									



Configureタブの設定(通常はSkipしてください)



✓測定器の残留ノイズ減らすために帯域制限を設定。Preset値は、1GHzです。

自動マスク位置決めが失敗したときに、手動でマスクの位置決めを行う(True)か 行わないか(False)かの設定

-Return Lossテストで使用するアベレージング回数の設定

ー測定に使用するチャンネル設定を変更可能。

ーFixture 4 を使用する測定でHPFを使用するかどうかの設定(Preset値はTrue)

13

一個別のテストに関連する設定項目



Connection タブの設定



Connection completeボタンを押した後に、RUN ボタンを押します。 「Suppress…」にチェックを入れると、接続切り替え時のダイアログボックスが表示されなくなります(連続的に測り続けます)。



Run タブの設定

🗹 Ethernet Test Application New Device1	X
File View Tools Help	
Set Up Select Tests Configure Connect Run Automate Results HTML Report	-
Run Pause Sequencer Run tests Once Run tests Once Detect events Store Mode During run, store details for Worst Trials (up to 64) Email Send email when run is paused or stopped Summary: - Run tests once - Store details for up to 64 worst trials (margin)	
Messages	
Messages	-
Summanes (cick for details) Details Details 2021-02-19 06:24:37:192 午後 Connecting to The r A Application initialized and ready for use	
2021-02-19 06:24:38:502 PM Connected to The pr	
Unsaved Changes 5 Tests	

この画面の設定は、通常は変更不要です。

ConnectionタブのRUNボタンとRunタブのRUNボタンは 同じ測定実行ボタンです(違いはありません)。

- -•Run Tests: 1回だけ測定をRUNするか、N回連続的に RUNするかを変更できます。
- Detect Event: Failが出た場合にテストを止める等のアクションが設定できます。
- ・Store Mode: 測定結果としてどの結果を残すかを変更できます。

15

Best: 一番良い結果を選ぶ Event: Eventで設定した内容を選ぶ Last: 最後に実行した測定結果を選ぶ Worst: 一番悪い結果を選ぶ(こちらがDefault)



Results タブの測定結果の見方

緑色の✔が Pass 赤色の × が Fail

	Ţ	est 項目0	D名前		1		•	測定約	結果		測定	結果の ジン
		ж ж									28.1	
le.	_	e		2.		2	23	/				
ł	₹ F	thernet Test App	ication Et	thernet Dev	ice 1- 1000	_1000_10	_	/				/ SPE
	File	View Tools He	elp						,		· /	
	Set	Up Select Test	Configure	Connect	Run Auto	mate Results	нтм	L Report		•		
		Test Name						Actual Valu	e Margin (% Pass Limi		
I		1000 Base-T, ស	nt A Peak O	utput Volta	ge(w/o Dist	urbing Signal)		720.1 mV	33.4	670.0 nit		
I		1000 Base-T, Poi	nt B Peak O	output Volta	ge(w/o Dist	urbing Signal)		716.2 mV	30.8	670.0 m\ ⊒		
I	1	1000 Base-T, Dif	ference A,B	Peak Outp	ut Voltage(w	/o Disturbing	Signal)	540 m%	46.0	VALUE <		
I		1000 Base-T, Poi	nt C Peak O	output Volta	ge(w/o Dist	urbing Signal)		330 m%	83.5	[VALUE]	· ·	
I		1000 Base-T, Poi	nt D Peak C	output Volta	ge(w/o Dist	urbing Signal)		1.10 %	45.0	[VALUE]		*
I		1000 Base-T, Poi	nt A Templa	ate Test(w/o	Disturbing	Signal)		0.000	100.0	No Mask		×
I	1	1000 Base-T, Poi	nt B Templa	ate Test(w/o	Disturbing	Signal)		0.000	100.0	No Mask		
	≂ 🗹	🖬 1000 Base-T, Point C Template Test(w/o Disturbing Signal)						0.000	100.0	No Mask		
	S	1000 Base-T, Poi	nt D Templa	ate Test(w/o	Disturbing	Signal)		0.000	100.0	No Mask 🗸		
I	<						_		<u> </u>	>	1 A	
	- Pa	rameter	Value			Peak A, (Pa	air A)			^		
I	ິ ^ທ Pe	ak A	720.1 mV			En a	day, Princip 5	, 2018 3/04/64 76		×177	2	
I		Additional Info								725 117		
I	#/	Avgs 📕	128							400.00		
I	Те	st Pair	BI_DA									
┦												
1										100.047		
I												
I						45074 400 % 400	n Ma Anton	Silone allone allone	20m 20m	-150 m// 20 m 250 m 12	9	
							Provense 13	Sector in a line		V		
ĺ	Mes	sages								•		
	- Su	mmaries (click fo	r details)			Details						
	2)21-02-19 06:41:	44:572 PM	Refreshed	HTML Rep ^	Location: C:	\Users	\Public\Docu	ments\In	finiium 🏻 🎽	<u>.</u>	
		21 02 10 06 11	4E:00E DM	Opponed Dr	niect 🗖	\Apps\Ether	netTest	Project San	nples\Eth	ernet		
	P 2	021-02-19 06:41:	45.095 PM	Openeu Pr	Jeee	Device 1-10	100 10	$00 \ 10 \ nr_{01}$				
		J21-02-19 06:41:	43.095 PM	Opened Pr		Device 1- 10	00_10	00_10.proj				

SPEC の範囲

16

測定結果の詳細 やスクリーン ショット



HTML Report タブの使い方

左上の端の Refreshボタンを 押すと、Report が更新されます。



測定結果のレポートのみを HTMLやPDF等の形式で保存 できます。

Ethernet Test Application Etherne	et Device 1- 1000_1000_10
File View Tools Help	
Connect to Infiniium n	nnect Run Automate Results HTML Report
New Project	
Open Project	
Save Project	^
Save Project As	
Save Project (Settings Only) As	
Export Results	csv t Report
User Defined	HTML B Closelo Elle
Delat	PDF Multi File
Print	Penository Iniguration Details
Princ Preview	Application
Page Setup	Ethernet
Exit	2.42.9013
Testat08T	Device Description
Tests100BT	No
Tests1000BT	No
Tests10BT_EEE	E No
Tests100BT_EE	EENO
Tests1000BT_E	EEE No
DisturberSourc	ce Use Keysight 33250A
ReturnLossTes	st Use Data File
Infinitum SW Ve	lesion 05 20 0021
Infinitum Model	el Number DS091304A
Infinitum Corial	I Number No Carial
Messages	•
Summaries (click for details)	Details
2021-02-19 06:43:33:283 PM Refre	eshing HTML Rep ^ The HTML report now reflects the results shown on _^
> 2021-02-19 06:43:33:897 PM Refre	eshed HTML Rep the Results tab.
Unsaved Changes 0 Tests	



1000Base-T テスト手順



N5395C Ethernet Fixture

1000BASE-Tで使用する部位



1000Base-Tテストでは、赤 枠の部分を使用します。四角 のシルクに番号が記載されて います。[1], [2], [4], [10], [11], Jumper Storage と Open/Short/Load治具を使 用します。

19

N5332-66402 PEV A

RL測定時のCalibration用 Open/Short/Load



Setup タブの設定

DISTURBING SIGNALを使用する場合

	Ether	rnet Test Appli	cation Ne	w Device1						.)[[][X]
	File View Tools Help									
	Set Up	Select Tests	Configure	Connect	Run	Automate	Results	HTML Report		•
	Ethernet Test Application Test Enviroment Setup									
L	1000	DBase-T 📃 10)0Base-T 🖌	1000Bas	2-T	10Base-T	EEE 🔜 1	00Base-T EEE	1000Base-T EEE	:
	🗸 Us	se Disturbing S	Signal Sigr	nal: 🔵 Us	e Key	sight 33250/	A Cali	brate Sources		
I	 "		O Us	e Key						
I				🔵 Us	e Key	sight 81150,	60A			
K				🔵 Us	e Oth	ers				E
U	Retur	n Loss Test –								
-	🔘 U	Jse Vector Net	work Analyz	er 🔵 Use	Data	File				
O P	Exter	nai instrument	[S				_	_		
L	Statu	s: Not configur					Config	ure		
L	Test R	Report Comme	nts (Optiona	al) ———						
L									More	

①1000Base-T にチェックをいれます。

②FGを使用する場合は、「Use Disturbing Signal」に チェックを入れて「Use Keysight 33612A」を選択しま す。「With TX_TCLK」のチェックを外します (TX_TCLKは、ほとんどのデバイスで信号がでてい ません)。

③Return Loss テスト用に、「Use Vector Network Analyzer」にチェックを入れます。これにより、VNAを オシロスコープから制御して、テスト結果を D9010ETHCのレポートにまとめることができます。

P38にConfigureボタンからVNAのSICLアドレスを設定する方法が説明されます。



Disturbing Signal を使用する場合の33162Aの設定

再度SETUPタブの設定

🗾 Etheri	net Test Ap	plication New	v Device1					X
File Vie	w Tools I	Help						
Set Up	Select Test	s Configure	Connect Run	Automate R	esults HTML Rep	port		.
		 	Ethernet Test A	pplication Test	Enviroment Setu	 p		^
Ethern	et Speed -							_
10	Base-T 📃	100Base-T 🗹	1000Base-T	10Base-T EE	E 📃 100Base-T I	EEE 📃 1000Bas	e-T EEE	
_1000B	ase-T							
V Us	e Disturbin	a Sianal Sian	al: 🕒 uso Kov	ciabt 222E0A	Calibrate Sour	ces		
Wi		g eignei eign	on O use key	SIGHT SS250A	Cumbrate oour			
			🔘 Use Key	sight 33612A				
			🔵 Use Key	sight 81150/60	A			
			🔵 Use Oth	ers				
Return	Loss Test							
		atwork Applyza		File				
		etwork Analyze						
⊂ Extern	al Instrum	ents		(5)				
Status	: Not config				Configure			
Test R	eport Comr	nents (Optional) ———					
			4			More		
		🖾 External Instr	ument List		×			ш.
		Please highlight th	he instrument to be con	nfigured and enter inst	trument			-
		address of click	Find to search for the	instrument address.				
		Instrument	Address	Manufacturer	Model			
		FgMaster						
		Fg33612					1.00	
		VNA	lan,4880;hislip[10			*	196	
		Infiniium						
		<			>		12	1
		-Fg33612						
		SICL Address:				*		
		Find	Update	Identify	Clear			3
						.Tr	0.00	
	YSIGHT				Dava			

④オシロスコープと33162Aの背面のインタフェースのLANポートかUSB ポートどちらかを結線します。USBケーブルの場合、オシロスコープがUSB ホスト(Aコネクタ)で、33162AがUSBデバイス(Bコネクタ)として接続します。

⑤Configureボタンを押し、33162AのSICL Addressを設定します。SICL Addressは、オシロスコープ内のWindowsメニューバーのIOアイコン をダブルクリックして表示されるKeysight Connection Expertの33120Aの エントリーのSICL Addressをコピー&ペーストして設定してください。Done ボタンで完了します。

Keysight Connection Expert 2020	¢?_□×	1
nstruments PXI/AXIe Chassis		P.,
nstruments + Add 2 🗄 🕇	Details for Keysight N8900A Infiniium	
LAN (TCPIP0)	😂 🕼 💌 🔜 🔮 🔛	
N8900A Infiniium, Keysight 10.22.21.85	Check Edit Remove Interactive IO Monitor Command BenchVue Web UI Soft Front Status IO Expert Panel	8
COM (ASRL3)	Manufacturer: Keysight Model: N8900A Infinium	
instruments Found	Serial Number: SE23878868	
COM (ASRL4)	Firmware Version: 06.60.00109	34 - C
instruments Found	Connection Strings	
COM (ASRL5)		
instruments Found	VISA Address Aliases SICL Address	*
COM (ASRL6)	TCPIP0::10.22.21.85::hislip0::INSTR an,4880;hislip[10.22.21.85]:hislip0	
instruments Found		
USB (USB0)	Installed IVI Drivers 🚯 Update	
nstruments Found	<no drivers="" installed=""></no>	.*
*	、オシロではなくVNAのSICLアドレスを設け	定して
た	さい。図はSICLアドレスの記載位置を示	す例で
	Remote IO Server Off 32-Bit Keysight VISA is Primary Version: 18.1.26209.5	

Test Mode 1 Signal Tests のテスト

SELECT TESTSタブの設定

KEYSIGHT TECHNOLOGIES

Z (Ether	net 1	Test Appli	cation Ne	w Device1							
File	e Vie	ew 1	Tools He	lp								
Set	Up	Sele	ect Tests	Configure	Connect	Run	Automate	Results	HTML Report			
	i -		All Ethern	et Tests								
			1000 B	ase-T								
	G ✓ Test Mode 1 Signal Tests (With Disturbing Signal)											
	🖌 🖌 Peak Voltage											
			 ✓ 	Point A								
			 ✓ 	Point B								
			 ✓ 	Difference	A,B							
			 ✓ 	Point C								
				Point D								
	Templates											
			 ✓ 	Point A								
SE				Point B								
F			 ✓ 	Point C								
EC				Point D								
-				Point F								
-			V	Point H								
m				roop								
Ĩ			▼	Point G								
S			×				introduction of the					
			Test	Mode 4 Sigr	ial lests (i	with D	isturbing Sig	gnar)				
					onage							
		(
		, 	Ketu	IN LOSS								

⑥Test Mode 1 Signal Testsの全項目にチェックを入れます。

Configureタブの設定(通常はSkipしてください)

	🛛 Eth	ernet Test Application New Device1	測定器の列	も 留ノイズ	減らすため	に帯域制	限を設定。 P	reset値l	ま、1GHz	ヹです。
	File \	/iew Tools Help	白ましてん	仕里さん	ふた 日ケレナ		「動不一つ」と	の仕里さ	いちたこ	(エッ・ヘ) よい
	Set U	e: O Compliance O Debug	「日動マヘク」	位直決め (False)か	か天敗した いの設定	2221-17	- 動でマスク	の世直沃	:のを11つ	(True), n
- 1	mou			````						
		Bandwidth Reduction (1GHz) Enable Manual Mask Alignment (True)	-Return Los	ssテストで	使用する	アベレージ	ング回数の詞	没定		
		Average factor (20) Scope Channel Resources	一測定に使用	するチャ	ンネル設定	を変更可	• 能。• ^{0.84113}			
		DUT Data (Channel 1) Common Mode BNC (Channel 4) DUT D+ (Channel 1)	Fixture 1 4	には田さる	測定で日日	PFを使用す	こかどうか	の設定に	Drasat值	+Truo)
- 1		DUT D- (Channel 2)		区用する		「と反用り			1636tile1	a nue)
- 1		HPFCommonMode (Enable)						3	· ·	
- 1		1000 Base-T Jitter Tests					c _ 5			1.00
- 1		Preferred Sample Rate, Sa/s (5.0E+9)								14
- 1		Test Pair (BL DA)								
e	5	TestMode 1 Triager Hold Off (9.0F-06)								
0		Test Mode 1 Signal Tests (With Disturbing Signal)							1991 - A. A.	5 7 1
Bas		Disturbing Removal Settings								•
)個		Number of Segment for disturbing signal removal (5)								
Z		Peak Voltage								*
へ の む		#Avgs (1000 Base-T Peak Voltage measurements) (128.0)						34		
	·	Point H Trigger Method (Event)								
		Point H Event Trigger Level ((w/ Disturbing Signal)) (70E-03)								
- 1		X-axis step size for mask alignment (10E-12)								
- 1		Test Mode 4 Signal Tests (With Disturbing Signal)	5 S							
		#Avgs (TM4 Distortion test) (100.0)		1						
- 1		Jitter Without TX_TCLK								
		Clock/Data Edges (Rising)								
		Unfiltered Measurements								
		Time Kange(S) (0.1)						5		



1000 e-T0

別テ 特有 定

セットアップ図1

DISTURBING SIGNALを使用する場合



⑦オシロスコープと33612A(2ch)及び治具の[11]と[1]の各ポートをそれぞれ、BNCケーブルやSMAケーブル、BNC-SMA変換 アダプタで接続します。

33612A(2ch)

FGと治具の[11]は、BNCケーブルで接続します。

Infiniium SやMXRの場合、D+ = Ch1 と D- = Ch2 に SMA(f)-BNC変換アダプタを使用してSMA(m-m)ケーブル と接続します。

DUTと治具の[1]との接続は、SMA(m-m)ケーブルで接続します。

RJ45とDUTを付属の短いEthernetケーブルで接続します。



セットアップ図2

DISTURBING SIGNALを使用する場合





⑧左のFigure2のように、P6~P9のJumperを配置します。

Step	Notes
1. Connect the DUT to the RJ45 connector in section 1 of the test fixture with a short straight-through UTP cable.	
2. Connect the SMA connectors from the test point pair A to SMA connectors labeled DUT in section 11 of the test fixture.	Use short SMA cables.
3. Connect the SMA connectors labeled Scope in section 11 to different oscilloscope channels using SMA to BNC cables. Terminate unused SMA connectors using 50 Ω terminators.	O scilloscope Connection DA+ : CHAN1 DA- : CHAN2
 Configure the disturbing signal filter to 35MHz by putting the jumper as indicated. 	See <u>Figure 2</u> .
5. Configure the DUT to output the 1000 Base-TTest Mode 1 Signal	Using your PHY vendor's provided method, set the DUT's GMII register bits 9.15, 9.14, 9.13 to the values 0,0,1 respectively.
6. If Non-Aglent AWG were used, user will need to make sure the disturber is outputting the correct disturbing signal.	
7. Ensure that the oscilloscope is capturing the proper Test Mode 1 signal and that the signal polarity is correct.	See Example Waveform below.

 ConnectタブでConnection completeボタンを押した後に、 RUN ボタンを押します。「Suppress…」のチェックは外したまま にします。(チェックを入れると、接続切り替え時のダイアロ グボックスが表示されず、連続的に測り続けます)。

25

Connection completed Run Tests Suppress All Cor	nnection Prompts
Messages	•
Summaries (click for details)	Details
🖁 2021-02-19 06:24:37:192 午後 Connecting to The r 📥	Application initialized and ready for use.
2021-02-19 06:24:38:502 PM Connected to The pri	
	¥
Unsaved Changes 5 Tests	

⑨DUTをTestMode1に設定し、Exampleの波形のような信号が出ていることを確認します。

KEYSIGHT TECHNOLOGIES

Test Mode 4 Signal Tests のテスト

SELECT TESTSタブの設定(DISTURBING SIGNALを使用する場合)



①Test Mode 4 Signal Tests にチェックを入れます。

②DUTをTest Mode 4 に設定します。

③P23のセットアップ図1の接続と同じ接続で、治具の[11]のP6~P9のJumperをFigure2のように配置します。



Figure 2 Configuration for 25 MHz filter

 ④ ConnectタブでConnection completeボタンを押した後に、 RUN ボタンを押します。「Suppress…」のチェックは外したまま にします。(チェックを入れると、接続切り替え時のダイアロ グボックスが表示されず、連続的に測り続けます)。

Connection Completed Run Tests Suppress All Connection Prompts							
Messages (4)	-						
Summaries (click for details) Details							
😚 2021-02-19 06:24:37:192 午後 Connecting to The 🖍 Application initialized and ready for use.							
2021-02-19 06:24:38:502 PM Connected to The pr							
	×						
Unsaved Changes 5 Tests							

Setup タブの設定

DISTURBING SIGNALを使用しない場合

Ethernet Test Application New Device1									
File View Tools Help									
Set Up	Select Tests	Configure	Connect	Run	Automate	Results	HTML Report	-	
-Ethern 10 -1000E Us W	net Speed — Base-T 10 Base-T Be Disturbing S ith TX_TCLK	00Base-T 🔽 Signal	thernet Te	e-T	10Base-T I	t Envirom EEE 🚺 1 Calil	ent Setup 00Base-T EEE brate Sources	1000Base-T EEE	
A Return Extern Status -Test R	n Loss Test — se Vector Netr hal Instrument : Not configur eport Comme	work Analyzo ts ed nts (Optiona	er 💽 Use	: Data	File	Config	ure	More	

①1000Base-T にチェックをいれます。

②FGを使用する場合は、「Use Disturbing Signal」と
 「With TX_TCLK」のチェックを外します(TX_TCLKは、
 ほとんどのデバイスで信号がでていません)。

③Return Loss テスト用に、「Use Vector Network Analyzer」にチェックを入れます。これにより、VNAを オシロスコープから制御して、テスト結果を D9010ETHCのレポートにまとめることができます。

P37にConfigureボタンからVNAのSICLアドレスを設定する方法が説明されます。



Test Mode 1 Signal Tests のテスト

SELECT TESTSタブの設定

KEYSIGHT TECHNOLOGIES

-	Ethe	rnet To	est Appli	cation Ne	w Device1							
F	ile Vi	ew To	ools He	lp								
S	et Up	Sele	ct Tests	Configure	Connect	Run	Automate	Results	HTML Report			
	4	🗖 A	ll Ethern	et Tests								
	4		1000 B	ase-T								
	4		🖌 Test	Mode 1 Sigr	nal Tests (N	Nith D	isturbing Sig	gnal)				
			🖌 🗹	ak Voltage								
			 ✓ 	Point A								
			 ✓ 	Point B								
			 ✓ 	Difference	A,B							
			 ✓ 	Point C								
				Point D								
		Templates										
			 ✓ 	Point A								
S			 ✓ 	Point B								
-			 ✓ 	Point C								
E			✓	Point D								
H			 ✓ 	Point F								
				Point H								
m			🖌 🗹	roop								
TS			 ✓ 	Point G								
S			_ 🗹	Point J								
		•	Test	Mode 4 Sigr	nal Tests (N	Nith D	isturbing Sig	gnal)				
		•	Com	mon Mode \	/oltage							
		•	Jitter	r Without TX	_TCLK							
		•	Retu	rn Loss								

④Test Mode 1 Signal Testsの全項目にチェックを入れます。

セットアップ図

DISTURBING SIGNALを使用しない場合



⑤オシロスコープのプローブを治具の[2]のAの部分に E2678B で接 続します。RJ45 に付属の短い Ethernet ケーブルで DUT に接続し ます。

⑥DUTをTestMode 1に設定します。

⑦ ConnectタブでConnection completeボタンを押した後に、 RUN ボタンを押します。「Suppress...」のチェックは外したまま にします。(チェックを入れると、接続切り替え時のダイアロ グボックスが表示されず、連続的に測り続けます)。

Connection Completed Run Tests Suppr	ress All Connection Prompts	
Messages 7		-
Summaries (click for details)	Details	
🔐 2021-02-19 06:24:37:192 午後 Connecting t	to The r Application initialized and ready for use.	
2021-02-19 06:24:38:502 PM Connected to	The pri	
		×
Unsaved Changes 5 Tests		

Test Mode 4 Signal Tests のテスト

SELECT TESTSタブの設定(DISTURBING SIGNALを使用しない場合)



①Test Mode 4 Signal Tests にチェックを入れます。

②DUTをTest Mode 4 に設定します。

③P28のセットアップ図と同じ接続にします。

④ ConnectタブでConnection completeボタンを押した後に、 RUN ボタンを押します。「Suppress...」のチェックは外したまま にします。(チェックを入れると、接続切り替え時のダイアロ グボックスが表示されず、連続的に測り続けます)。

Connection Completed Run Tests Suppress All Connection Prompts							
Messages (4)	-						
Summaries (click for details) Details							
6 2021-02-19 06:24:37:192 午後 Connecting to The r Application initialized and ready for use.							
2021-02-19 06:24:38:502 PM Connected to The pri							
	V						

Common Mode Voltage テスト

SELECT TESTSタブの設定



①Common Mode Voltage のテストにチェックを入れます。



セットアップ図

COMMON MODE VOLTAGE テスト



②左図のように治具の[4]のBNCコネクタとオシロスコープCH4をBNCケーブルで接続します。 DUTと付属の短いEthernetケーブルで接続し、DUTのGNDと治具の治具中央部の Jumper StorageのGND端子をワニロケーブル等で接続します。

③DUTをTest Mode 4 に設定します。

④ConnectタブでConnection completeボタンを押した後に、 RUN ボタンを押します。「Suppress...」のチェックは外したまま にします。(チェックを入れると、接続切り替え時のダイアロ グボックスが表示されず、連続的に測り続けます)。

Connection Completed Run Tests Suppress All Connection Prompts	
Messages 4	-
Summaries (click for details) Details	
9 2021-02-19 06:24:37:192 午後 Connecting to The r Application initialized and ready for use. 2021-02-19 06:24:38:502 PM Connected to The pr ▼	
	۷
Unsaved Changes 5 Tests	

Jitter Without TX_TCLK(MASTER Mode) テスト

SELECT TESTSタブの設定



①Jitter Without TX_TCLK のDUT in MASTER Mode のテスト項目すべてに チェックを入れます。



セットアップ図

KEYSIGH1

JITTER WITHOUT TX_TCLK(MASTER MODE) テスト



Example Waveform: DUT's MDI signal

②Ch1とCh2をそれぞれ治具の[1]のAのSMAコネクタに接続します。

③DUTをMASTER Modeに設定し、④Test Mode2 に設定します。

3. Configure the DUT to operate normally in MASTER timing mode.	Using your PHY vendor's provided method, set the following GMII register bits:
	* Set bit 9.12 to enable MASTER-SLAVE Manual Configuration. * Set bit 9.11 to force the DUT to become the MASTER. * Set bit 9.14 to enable Test Mode 2.

 ④ConnectタブでConnection completeボタンを押した後に、
 RUN ボタンを押します。「Suppress…」のチェックは外したまま
 にします。(チェックを入れると、接続切り替え時のダイアロ グボックスが表示されず、連続的に測り続けます)。

Connection Revelated Due Table Connector All C	apportion Dromata
Messages	· · · · · · · · · · · · · · · · · · ·
Summaries (click for details)	Details
👸 2021-02-19 06:24:37:192 午後 Connecting to The r	Application initialized and ready for use.
2021-02-19 06:24:38:502 PM Connected to The pri	
	· · · · · · · · · · · · · · · · · · ·
Unsaved Changes 5 Tests	

Jitter Without TX_TCLK(SLAVE Mode) テスト

SELECT TESTSタブの設定



①Jitter Without TX_TCLK のDUT in SLAVE Mode のテスト項目すべてにチェックを入れます。



セットアップ図

KEYSIGH1

JITTER WITHOUT TX_TCLK(SLAVE MODE) テスト



②Ch1とCh2をそれぞれ治具の[1]のAのSMAコネクタに接続します。

③DUTをSLAVE Modeに設定し、④Test Mode3 に設定します。

	Using your PHY vendor's provided method, set . the following GMII register bits:	
. Configure the DUT to operate normally in SLAVE timing tode.	* Set bit 9.12 to enable MASTER-SLAVE Manual Configuration. * Clear bit 9.11 to force the DUT to become the SLAVE. * Set bit 9.14 and bit 9.13 to enable Test Mode 3.	. •
④ConnectタブでC RUN ボタンを押し にします。(チェック グボックスが表示	Connection completeボタンを押した後l ます。「Suppress…」のチェックは外した クを入れると、接続切り替え時のダイア されず、連続的に測り続けます)。	こ、 まま 'ロ
Connection Completed Run Tests	Suppress All Connection Prompts	
Summaries (click for details) 2021-02-19 06:24:37:192 午後 Connect 2021-02-19 06:24:38:502 PM Connect	Details Cting to The r Application initialized and ready for use. The privation initialized and ready for use.	^
Unsaved Changes 5 Tests		
2つのセットアップが選択可能

Return Lossの試験は、VNAを使用します。 VNAの設定について2つの選択肢があります。

1. オシロスコープにVNAをLANケーブルかUSBケーブルで接続し、自動測定ソフトウェアから制御して測定を実行する方法

2. VNA単体でS-parameterを一旦測定し、ファイルに保存する。そのS-parameterファイルを使用してReturn Lossの計算をオシロスコープの自動 測定ソフトウェアで実行する方法

> 次ページの手順では1の方法を説明します。2の方法は、P42の「<u>VNAで測定済みのS-</u> parameterを読み込ませる方法」の項から説明します。



SETUPタブの設定



①Setupタブで、「Use Vector Network Analyzer」を選択します。

②オシロスコープとVNAをLANケーブルかUSBケーブルで接続します。 USBケーブルの場合、オシロスコープがUSBホスト(Aコネクタ)で、VNAが USBデバイス(Bコネクタ)として接続します。

③Configureボタンを押し、VNAのSICL Addressを設定します。SICL Addressは、オシロスコープ内のWindowsメニューバーのIOアイコン をダブルクリックして表示されるKeysight Connection ExpertのVNAのエン トリーのSICL Addressをコピー&ペーストして設定してください。

Keysight Connection Expert 2020	\$? _ □ ×	
Instruments PXI/AXIe Chassis		
Instruments +Add C II 1	Details for Keysight N8900A Infiniium	
LAN (TCPIPO)	🧧 🕫 🗴 📑 🤷 🤷	
N8900A Infiniium, Keysight 10.22.21.85	Check Edit Remove Interactive IO Monitor Command BenchVue Web UI Soft Front Status Panel	•
COM (ASRL3)	Manufacturer: Keysight Model: N8900A Infinium	
Instruments Found	Serial Number: SE23878868	
COM (ASRL4)	Firmware Version: 06.60.00109	×
Instruments Found	Connection Strings	
COM (ASRL5)		
Instruments Found	VISA Address Aliases SICL Address	*
COM (ASRL6)	TCPIP0::10.22.21.85::hislip0::INSTR lan,4880;hislip[10.22.21.85]:hislip0	
Instruments Found		
USB (0580)	Installed IVI Drivers 🔕 Update	2
Instruments Found	<no drivers="" installed=""></no>	
» +	くオシロではなくVNAのSICLアドレスを設た さい、図はSICLアドレスの記載位置を示	定して す 例 ⁻
1.	- C C C C C C C C C C C C C C C C C C C	נילו ק

SELECT TESTS タブの設定



④Select TestタブでTransmitter Return Lossのテストにチェックをいれます。



セットアップ図 – Calibrationの実行

1000BASE-T RETURN LOSS テスト

1000 Base-T MDI Return Loss Test



⑤左図のセットアップで、測定治具のRJ45のコネクタに付属の短いEthernetケーブルでキャリブレーション治具を接続し、VNAのメニューで1ポートのキャリブレーションを行ってください。

キャリブレーション時のVNAの設定は以下です。

Settings for VNA:

Measurement Refl Fwd S11.
 Start Frequency. 1MHz
 Stop Frequency. 100MHz
 TurnON averaging.

VNAのメニューにOpen/Short/LoadのCalがあるので、 順番に付け替えてキャリブレーションを完了してください。

セットアップ図

1000BASE-T TX RETURN LOSS テスト





⑥図のようにRJ45コネクタに付属の短いEthenetケーブルで DUTを接続してしてください。

⑦DUTをTestMode 4に設定します。

Suppress All Connection Prompts

 $\mathbf{8}$

essages

Summaries (click for details) 2021-02-19 06:24:37:192 午往

Jnsaved Changes 5 Tests

⑧ConnectタブでConnection completeボタンを押した後に、RUN ボタンを 押します。

「Suppress…」のチェックは外したままにします。(チェックを入れると、接続 切り替え時のダイアログボックスが表示されず、連続的に測り続けます)。



B, C, D のLaneの測定

1000BASE-T TX RETURN LOSS テスト

Ethernet Test Application New Device1		
ile View Tools Help		
Set Up Select Tests Configure Connect Run Automate	Results	–
Mode: 🔘 Compliance 🔵 Debug		
 All Ethernet Tests 	Setting	s For: Test Pai
Bandwidth Reduction (1GHz) Enable Manual Mask Alignment (True)	Select	a value:
Average factor (20)	BI_DC	
Scope Channel Resources	ALL	he
Common Mode BNC (Channel 4)	BIDA	pair or
DUT D+ (Channel 1)	BI DE	This
DUT D- (Channel 2) HPECommonMode (Enable)		Tests.
1000 Base-T Jitter Tests		
Preferred Sample Rate, Sa/s (5.0E+9)	BI_DI)
1000 Base-T		
TestMode 1 Trigger Hold Off (9.0E-06)		
 Test Mode 1 Signal Tests (With Disturbing Signal) 		
 Test Mode 4 Signal Tests (With Disturbing Signal) 		
Jitter Without TX_TCLK		
	140	

⑨Configureタブの「Test Pair」を変更することで、レポートに表示される測定対象信号名を変更できます。①~⑦の手順と同様にして残りのLaneも測定します。



VNAで測定済みのS-parameterを読み込ませる方法

CITI形式かTOUCHSTONE形式のファイルを読み込ませてレポートに結果を統合可能

Ethernet Test Application New Device1	
File View Tools Help	
Set Up Select Tests Configure Connect Run Automate Results HTML Report	-
Ethernet Test Application Test Enviroment Setup Ethernet Speed 10Base-T 🗹 100Base-T 🔲 1000Base-T 🔲 10Base-T EEE 📄 100Base-T EEE	Base-T EEE
C1000Base-T ✓ Use Disturbing Signal Signal: O Use Keysight 33250A Calibrate Sources ✓ With TX_TCLK O Use Keysight 33612A O Use Keysight 81150/60A O Use Others	
Return Loss Test Use Vector Network Analyzer O Use Data File Configure File External Instruments	es
Status: Configure	
Messages	-
Summaries (click for details) Details 2021-03-22 09:48:20:211 午前 Connecting to The prim 2021-03-22 09:48:20:883 AM Connected to The prima 2021-03-22 09:48:27:097 AM Ready	se. ^
Unsaved Changes 1 Test	

① PXXのTx Return LossのセットアップでS-parameterを測定し、

結果を*.s1p(Touchstone形式)に保存します。

PXXのRx Return LossのセットアップでS-parameterを測定し、

結果を*.s1p(Touchstone形式)に保存します。

③ SetupタブのReturn Loss Testの項目で、Use Data Fileを選択し、 Configure Filesボタンから1と2で保存したファイルをそれぞれダイ アログボックスに設定しOKを押します。

1	
🖾 ReturnLoss Data Files	×
10Base-T	
TX:	Browse
RX:	Browse
100Base-TX	
TX:	Browse
RX:	Browse
1000Base-T	
Pair A:	Browse
Pair B:	Browse
Pair C.	
	Browse
Pair D:	Browse Browse
Pair D:	Browse Browse



Select Test タブの設定

VNAで測定済みのS-PARAMETERを読み込ませる方法



100Base-T テスト手順



N5395C Ethernet Fixture

100BASE-Tで使用する部位



100Base-Tテストでは、赤枠 の部分を使用します。四角の シルクに番号が記載されてい ます。[1], [2], [6], [10] と Open/Short/Load治具を使 用します。

46



RL測定時のCalibration用 Open/Short/Load



DUTの設定: 100Base-Tx のテスト信号の設定



KEYSIGH TECHNOLOGIES

DUTの設定: 100Base-Tx のテスト信号の設定

DUTが直接信号を出力できない場合(LINK PARTNER を使用)



KEYSIGHT TECHNOLOGIES

Setup タブの設定

(EYSIGH⁻

Ethernet Test Application New Device1	
File View Tools Help	
Set Up Select Tests Configure Connect Run Automate Results HTML Report	-
Ethernet Speed	^î
🔲 10Base-T 📝 100Base-T 📄 1000Base-T 📄 10Base-T EEE 📄 100Base-T EEE 📄 1000	Base-T EEE
1000Base-T	
✓ Use Disturbing Signal Signal: O Use Keysight 33250A Calibrate Sources	
With TX_TCLK	L
Use Keysight 81150/60A	Ē
တ 🕒 Use Others	
Return Loss Test	
🔾 🔘 Use Vector Network Analyzer 📀 Use Data File	
External Instruments	
Status: Not configured Configure	Ju
Test Report Comments (Optional)	
More	
	8. K
	4

①100Base-T にチェックをいれます。

②Return Loss テスト用に、「Use Vector Network Analyzer」にチェックを入れます。これにより、VNAを オシロスコープから制御して、テスト結果を D9010ETHCのレポートにまとめることができます。

P55にConfigureボタンからVNAのSICLアドレスを設定する方法が説明されます。

Return Loss 以外のテスト

SELECT TESTSタブの設定

Ethernet Test Application New Device1							
File View Tools Help							
Set Up	Select Tests	Configure	Connect	Run	Automate	Results	HTML Report
4	All Etherne	et Tests					
1.0	📃 100 Bas	se-TX					
1	😗 🗹 Peak Voltage						
	דט 🗹	rp +Vout Di	fferential C	Dutput	Voltage		
	רט 🖌	P -Vout Dif	ferential O	utput \	Voltage		
	דט 🖌	rP Signal An	nplitude Sy	/mmet	ry		
	🖌 🗹 🗸	shoot					
	+۱	Vout Oversh	oot				
	V	out Oversho	oot				
	🗹 Temp	olate					
I S	דט 🗹	IP AOI Temp	olate				
-	🖌 🧹 Rise	and FallTim	e				
EO	🗹 AC	DI +Vout Ris	se Time				
-	🗹 AC	DI +Vout Fa	ll Time				
4	🗹 AC	OI +Vout Ris	se/Fall Syn	nmetry	l		
Π	🗹 🗹	DI -Vout Ris	e Time				
5 T	🗹 🗹	DI -Vout Fall	Time				
S	🗹 AC	DI -Vout Ris	e/Fall Sym	metry			
	_ <u> </u>	DI Overall R	ise/Fall Sy	mmetr	У		
1		/Jitter					
	🗹 Tra	ansmit Jitte	r				
	_ 🗹 Di	uty Cycle Di	stortion				
•	Retu	rn Loss					
	SIGHT				4	÷	- A.

③Return Loss以外の全項目にチェックを入れます。

Configureタブの設定(通常はSkipしてください)



KEYSIGHT TECHNOLOGIES

セットアップ図 – Link Partner 有りの場合

RETURN LOSS 以外のテスト

100 Base TX Testing

View Instructions for Connection: With Link Partner | <u>Without Link Partner</u>

Connect for all 100 Base-TX Tests (With Link Partner, Random Data, 100 Ω (Load 3))



Section 6 of the Ethernet Electrical Compliance Test Board

Figure 1 Probing for 100Base-T Tests, With Link Partner

④Connectタブの図の通りにセットアップします。

⑤DUTをテストモードに入れるか、100 Base-Tx Random Data が出力される状態にします。

Step	Notes
1. Connect the DUT to fixture 6 with a short straight-through UTP cable.	Connect DUT to RJ45 connector J6 .
2. Connect Link Partner to fixture 6 with a short straight-through UTP cable.	Connect 100 Base-TX Link Partner to RJ45 connector J7.
3. Connect an InfiniiiMax probe to TP12 and to CHAN1 on the scope.	Use the E2678A differential socketed probe head. Ensure correct probe head is selected at Probe Configuration.
4. Short 100 Ω (Load 3)	This requires two jumpers.
5. Configure the Link Partner to output the 100 Base-TX Random Data.	Ensure that the Link Partner is sending scrambled, MLT-3 encoded /I/ code-groups.
6. Ensure that the scope is capturing the proper 100 Base-TX Random Data signal.	You should see a stable 96 ns pulse triggered on the scope.
	See the Example Waveform* below.

*Example Waveform: 100 BASE-TX Random Data



セットアップ図 – Link Partner 無しの場合

RETURN LOSS 以外のテスト



④Connectタブの図の通りにセットアップします。

⑤DUTをテストモードに入れるか、100 Base-Tx Random Data が出力される状態にします。

Step	Notes
1. Connect the DUT to the RJ45 connector on fixture 2 with a short straight-through UTP cable.	
2. Connect an InfiniiMax differential probe to the test point for Pair A on fixture 2, and to CHAN1 on the scope.	Use the E2678A differential socketed probe head. Ensure correct probe head is selected at Probe Configuration.
3. Configure the DUT to output the 100 Base-TX Random Data.	Ensure that the DUT is sending scrambled, MLT-3 encoded /I/ code-groups.
4. Ensure that the scope is capturing the proper 100 Base-TX Random Data signal.	You should see a stable 96 ns pulse triggered on the scope.
	See the Example Waveform* below

*Example Waveform: 100 Base-TX Random Data



KEYSIGHT TECHNOLOGIES

テストの実行

RETURN LOSS 以外のテスト



⑥ConnectタブでConnection completeボタンを押した後に、 RUN ボタンを押します。

「Suppress…」のチェックは外したままにします。(チェックを 入れると、接続切り替え時のダイアログボックスが表示さ れず、連続的に測り続けます)。



2つのセットアップが選択可能

Return Lossの試験は、VNAを使用します。 VNAの設定について2つの選択肢があります。

1. オシロスコープにVNAをLANケーブルかUSBケーブルで接続し、自動測定ソフトウェアから制御して測定を実行する方法

2. VNA単体でS-parameterを一旦測定し、ファイルに保存する。そのS-parameterファイルを使用してReturn Lossの計算をオシロスコープの自動 測定ソフトウェアで実行する方法

> 次ページの手順では1の方法を説明します。2の方法は、P61の「<u>VNAで測定済みのS-</u> parameterを読み込ませる方法」の項から説明します。



SETUPタブの設定



①Setupタブで、「Use Vector Network Analyzer」を選択します。

②オシロスコープとVNAをLANケーブルかUSBケーブルで接続します。 USBケーブルの場合、オシロスコープがUSBホスト(Aコネクタ)で、VNAが USBデバイス(Bコネクタ)として接続します。

③Configureボタンを押し、VNAのSICL Addressを設定します。SICL Addressは、オシロスコープ内のWindowsメニューバーのIOアイコン をダブルクリックして表示されるKeysight Connection ExpertのVNAのエン トリーのSICL Addressをコピー&ペーストして設定してください。

Keysight Connection Expert 2020	¢?_□×	
nstruments PXI/AXIe Chassis		
+Add C 🗄 T	Details for Keysight N8900A Infiniium	
LAN (TCPIPO)	🕄 🕼 🗙 📑 🤷 🔮	*
N8900A Infiniium, Keysight 10.22.21.85	Check Edit Remove Interactive IO Monitor Command BenchVue Web UI Soft Front Status IO Expert Panel	
COM (ASRL3)	Manufacturer: Keysight Model: N8900A Infinium	
nstruments Found	Serial Number: SE23878868	
COM (ASRL4)	Firmware Version: 06.60.00109	
nstruments Found	Connection Strings	
COM (ASRL5)		
nstruments Found	VISA Address Aliases SICL Address	•
COM (ASRL6)	CCPIP0::10.22.21.85::hislip0::INSTR	
nstruments Found		
USB (USB0)	Installed IVI Drivers & Update	
nstruments Found	<no drivers="" installed=""></no>	
*	オシロではなくVNAのSICLアドレスを設定	してく
た	さい。凶はSICLアトレスの記載位置を示す	「例です
	Remote IO Server Off 32-Bit Keysight VISA is Primary Version: 18.1.26209.5	•

SELECT TESTS タブの設定



④Select TestタブでTransmitter Return Lossのテストにチェックをいれます。



セットアップ図 – Calibrationの実行

100BASE-T TX RETURN LOSS テスト



Open/Short/Load

⑤左図のセットアップで、測定治具のRJ45のコネクタに付属の短いEthernetケーブルでキャリブレーション治具を接続し、VNAのメニューで1ポートのキャリブレーションを行ってください。

キャリブレーション時のVNAの設定は以下です。

Settings for VNA:

- Measurement: Ref1 Fwd S11.
- Start Frequency: 2MHz
- 3. Stop Frequency: 80MHz
- 4. Turn ON averaging.

VNAのメニューにOpen/Short/LoadのCalがあるので、 順番に付け替えてキャリブレーションを完了してください。

セットアップ図

100BASE-T TX RETURN LOSS テスト



⑥図のようにRJ45コネクタに付属の短いEthernetケーブルで DUTを接続してしてください。

⑦DUTをテストモードに入れるか、100 Base-Tx Random Data が出力される状態にします。

⑧ConnectタブでConnection completeボタンを押した後に、RUN ボタンを 押します。

Suppress All Connection Prompts

「Suppress…」のチェックは外したままにします。(チェックを入れると、接続切り替え時のダイアログボックスが表示されず、連続的に測り続けます)。

59

SELECT TESTS タブの設定



①Select TestタブでReceiver Return Lossのテストにチェックを いれます。



セットアップ図

100BASE-T RX RETURN LOSS テスト



VNAで測定済みのS-parameterを読み込ませる方法

CITI形式かTOUCHSTONE形式のファイルを読み込ませてレポートに結果を統合可能

🗹 Ethernet Test Application New Device1	
File View Tools Help	
Set Up Select Tests Configure Connect Run Automate Results HTML Report	
Ethernet Test Application Test Enviroment Setup Ethernet Speed I0Base-T I000Base-T <	
C1000Base-T ✓ Use Disturbing Signal Signal: O Use Keysight 33250A Calibrate Sources ✓ With TX_TCLK O Use Keysight 33612A Use Keysight 81150/60A O Use Others	Ē
Return Loss Test Ouse Vector Network Analyzer Ouse Data File External Instruments Ouse Configure Status: Configure	
Test Report Comments (Optional)	
Messages	
Summaries (click for details) Details 2021-03-22 09:48:20:211 午前 Connecting to The prin 2021-03-22 09:48:20:883 AM Connected to The prima	
2021-03-22 09-46.27.097 AM Ready	

- ① PXXのTx Return LossのセットアップでS-parameterを測定し、
- 結果を*.s1p(Touchstone形式)に保存します。
- ② PXXのRx Return LossのセットアップでS-parameterを測定し、
- 結果を*.s1p(Touchstone形式)に保存します。

③ SetupタブのReturn Loss Testの項目で、Use Data Fileを選択し、 Configure Filesボタンから1と2で保存したファイルをそれぞれダイ アログボックスに設定しOKを押します。

🔟 Return	Loss Data Files	×
TX:		Browse
TX:		Browse Browse
Pair A: Pair B:		Browse
Pair A: Pair B: Pair C: Pair D:	e-T	Browse Browse Browse

Select Test タブの設定

VNAで測定済みのS-PARAMETERを読み込ませる方法



10Base-T テスト手順



N5395C Ethernet Fixture

10BASE-Tで使用する部位



10Base-Tテストでは、赤枠の 部分を使用します。四角のシ ルクに番号が記載されていま す。[1], [4], [6], [7], [10]と Open/Short/Load治具を使 用します。

Bing a state of the state of th

RL測定時のCalibration用 Open/Short/Load



Setup タブの設定

KEYSIGHT

🗹 Ethernet Test Application New Device1
File View Tools Help
Set Up Select Tests Configure Connect Run Automate Results HTML Report
Ethernet Test Application Test Enviroment Setup
1000Base-T ✓ Use Disturbing Signal Signal: O Use Keysight 33250A Calibrate Sources
With TX_TCLK Use Keysight 33612A Use Keysight 81150/60A Use Others
Return Loss Test 2 O Use Vector Network Analyzer Use Data File
External Instruments Status: Not configured Configure
e e e e e so so e e

①10Base-T にチェックをいれます。

②Return Loss テスト用に、「Use Vector Network Analyzer」にチェックを入れます。これに より、VNAをオシロスコープから制御して、テスト結 果をD9010ETHCのレポートにまとめることができ ます。

P77にConfigureボタンからVNAのSICLアドレスを 設定する方法が説明されます。



Template と Parametric テスト – TPM有り

SELECT TESTS タブの設定



③Measurements with TPMの全項目にチェックを入れます。

67

☆TPM = Twist Pair Model



Configureタブの設定(通常はSkipしてください)

Ethernet Test Application New Device1	測定器	の残留ノイ	/ズ減らす	ために帯域	載制限を設	。 定。Prese	。 et値は、10	GHzです。	
ile View Tools Help	<u> チェー</u>				· 				0
Mode: O Compliance O Debug	目動マン	スク位直決 いか(False	そのか矢敗 e)かの設す	てしたときに 定	、手動です	マスクの位	直沢のを行	プつ(Irue)7	ינ
All Ethernet Tests Bandwidth Reduction (1GHz) Enable Manual Mask Alignment (True) Average factor (20)	-Return	Lossテス	トで使用す	トるアベレー	-ジング回	」 数の設定 - - □		*	1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1
DUT Data (Channel 1) Common Mode BNC (Channel 4)	一測定に	使用するヲ	チャンネル	設定を変す	巨可能。				
DUT D+ (Channel 1) DUT D- (Channel 2) HPFCommonMode (Enable)	-Fixture	4 を使用す	する測定で	でHPFを使	用するかる	どうかの設	定(Preset	: 値はTrue)	•
 1000 Base-T Jitter Tests 1000 Base-T 10 Base-T 									
MAU Type (Integrated) Jitter								* * * * *	4) 10)
Jitter Measurement (ALL) 								•	
Templates LTP/TP_IDL Loads (ALL) 定 LTP/TP_IDL Tests (Both)									
Template Mask Alignment (Automatic) Template Mask Alignment Step Size (5E-10) TP, IDL mask (End) vertical range (400E-3)			×.				3		8-1 8-1
		*				•			
					3	•			* : • :

KEYSIGHT TECHNOLOGIES

GUR

10Bas Tの個5 テスト特 有の設

セットアップ図

TEMPLATE と PARAMETRIC - TPM有り



④Connectタブの図の通りにセットアップします。

⑤DUTをテストモードに入れるか、Link Test Pulseが出力される状態にします。

Step	Notes	
1. Connect the DUT to fixture 7 with a short straight-through UTP cable.	Connect DUT to RJ45 connector J9.	
2. Connect an InfiniiiMax probe to TP14 and to CHAN1 on the scope.	Connect the E2678A differential socketed probe head. Ensure correprobe head is selected at Probe Configuration.	
3. Short Load 1.	This requires two jumpers.	
4. Reset the DUT so that it outputs the Link Test Pulse.		
5. Ensure that scope is capturing the proper Link Test Pulse signal.	See the Example Waveform* below.	



テストモードの波形例 - 10Base-T Link Test Pulse

TEMPLATE と PARAMETRIC - TPM有り



*Example Waveform: 10 Base-T Link Test Pulse, with TPM

⑥オシロスコープの波形を確認して、左図のよう なLink Test Pulseが出力されることを確認しま す。



テストの実行

TEMPLATE と PARAMETRIC - TPM有り



⑦ConnectタブでConnection completeボタンを押した後に、 RUN ボタンを押します。

「Suppress…」のチェックは外したままにします。(チェックを 入れると、接続切り替え時のダイアログボックスが表示さ れず、連続的に測り続けます)。

Template と Parametric テスト – TPM無し

SELECT TESTS タブの設定



☆TPM = Twist Pair Model

①SetupタブとConfigureタブは、PXX,PXXと同様 にし、Select TestタブでMeasurement without TPMのすべてのテストにチェックをいれます。


セットアップ図

TEMPLATE と PARAMETRIC - TPM無し

10 Base-T Link Test (without TPM, LOAD1)

(2) Connect for 10 Base-T (Link Test Pulse, without TPM, Load 1)



Section 6 of the Ethernet Electrical Compliance Test Board

Figure 1 Probing for 10 Base-T Tests Without the TPM, With Link Partner

②Connectタブの図の通りにセットアップします。

③DUTをテストモードに入れるか、Link Test Pulseが出力される状態にします。

Step	Notes
1. Connect the DUT to fixture 6 with a short straight-through UTP cable.	Connect DUT to RJ45 connector J6.
2. Connect an InfiniiiMax probe to TP12 and to CHAN1 on the scope.	Connect the E2678A differential socketed probe head. Ensure correct probe head is selected at Probe Configuration.
3. Short Load 1.	This requires two jumpers.
4. Reset the DUT so that it outputs the Link Test Pulse	
5. Ensure that scope is capturing the proper Link Test Pulse (LTP) signal.	See the Example Waveform* below.

テストモードの波形例 - 10Base-T Link Test Pulse

TEMPLATE と PARAMETRIC - TPM無し

*Example Waveform: 10 Base-T Link Test Pulse, without TPM



④オシロスコープの波形を確認して、左図のよう なLink Test Pulseが出力されることを確認しま す。

74

5 Connection Completed Run Tests Suppress All Connection Prompts essages Summaries (click for details) 2021-02-19 06:24:37:192 午後 2021-02-19 06:24:38:502 PM CC Jnsaved Changes 5 Tests 「Suppress...」のチェックは外したままにします。(チェックを入れると、接続 切り替え時のダイアログボックスが表示されず、連続的に測り続けます)。



Common Mode Output Voltage テスト

SELECT TESTS タブの設定



①Common Mode Output Voltageのテストにチェックを いれます。

セットアップ図

COMMON MODE OUTPUT VOLTAGE テスト



②Connectタブの図の通りにセットアップします。

③DUTをテストモードに入れて、「10Base-T Random Data(TP_IDL)」 が出力される状態にします。なにかしらうまくいかない場合について、 Random Dataを出力させるコツは↓の④のコメントを参照ください。

Step	Notes
1. Connect the DUT to fixture 4.	Connect to DUT to RJ45 connector J4.
2. Short jumper JP1 (marked as "A").	
3. Connect BNC cable from BNC X10 on fixture 4 to the scope CHAN4.	
4. Configure the DUT to output 10 Base-T Random Data (TP_IDL)	See Hints Below* if you have difficulty.

*Hints for configuring a device to output 10 Base-T Random Data

4. You may be able to configure the DUT to output 10 Base-T random data with special boot software

- If you have custom boot software, try configuring the DUT to:
 - disable link speed negotiation,
 - force the link speed to 10 Base-T, and
 - transmit random data

Suppress All Connection Prompts

⑤ConnectタブでConnection completeボタンを押した後に、RUN ボタンを 押します。

「Suppress…」のチェックは外したままにします。(チェックを入れると、接続 切り替え時のダイアログボックスが表示されず、連続的に測り続けます)。



10Base-T Return Loss テスト

2つのセットアップが選択可能

Return Lossの試験は、VNAを使用します。 VNAの設定について2つの選択肢があります。

1. オシロスコープにVNAをLANケーブルかUSBケーブルで接続し、自動測定ソフトウェアから制御して測定を実行する方法

2. VNA単体でS-parameterを一旦測定し、ファイルに保存する。そのS-parameterファイルを使用してReturn Lossの計算をオシロスコープの自動 測定ソフトウェアで実行する方法

次のページの手順では1の方法を説明します。2の方法は、P83の「VNAで測定済みのSparameterを読み込ませる方法」の項から説明します。



10Base-T Return Loss テスト

SETUPタブの設定

Ethernet Test App	lication Ne	w Device1					
File View Tools H	lelp						
Set Up Select Tests	Configure	Connect Ru	n Automate Re	esults HTML Rej	port		-
	·	Ethernet Test	Application Test	Enviroment Setu	ıp		<u>^</u>
Ethernet Speed —							
🗹 10Base-T 📃 :	100Base-T 📒	1000Base-T	10Base-T EEE	100Base-T	EEE 📃 1000Bas	e-T EEE	
1000Base-T							
🖌 Use Disturbing	j Signal Sigi	nal: O Use K	eysight 33250A	Calibrate Sour	ces		
With TX_TCLK		🔵 Use K	eysight 33612A				
		🔵 Use K	• - evsiaht 81150/60	A			
S E			-,,, thers				
Return Loss Test -		•					
Use Vector Ne	etwork Analyz	er 🔵 Use Da	ta File				U
External Instrume	nts ———						
Status: Not config				Configure			
Test Report Comm	nents (Optiona	al) ———	4				
	External Inst	rument List		×	More		
	Please highlight	the instrument to be	configured and enter instru-	ument			
	address of click	Tind to search for i	ne instrument address.				
	Instrument	Address	Manufacturer	Model			
	FgMaster FgSlave					142	2
	Fg33612 Fg81150/60A						
	VNA Infiniium						
	<			>			
	-VNA						1
	SICL Address:						
	Find	Undate	Identify	Clear			1
			Identity		÷.	0.82	
KEYSIGHT TECHNOLOGIES				Done	*		

①Setupタブで、「Use Vector Network Analyzer」を選択します。

②オシロスコープとVNAをLANケーブルかUSBケーブルで接続します。 USBケーブルの場合、オシロスコープがUSBホスト(Aコネクタ)で、VNAが USBデバイス(Bコネクタ)として接続します。

③Configureボタンを押し、VNAのSICL Addressを設定します。SICL Addressは、オシロスコープ内のWindowsメニューバーのIOアイコン をダブルクリックして表示されるKeysight Connection ExpertのVNAのエン トリーのSICL Addressをコピー&ペーストして設定してください。

Keysight Connection Expert 2020	¢?	= ×
nstruments PXI/AXIe Chassis		
nstruments +Add 🕄 🖽 1	C Details for Keysight N8900A Infiniium	
LAN (TCPIPO)	🛛 🕫 🗶 🔜 🤷 🥶	
N8900A Infiniium, Keysight 10.22.21.85	Check Edit Remove Interactive IO Monitor Command BenchVue Web UI Soft Front 10 Expert Panel	
COM (ASRL3)	Manufacturer: Keysight Model: N8900A Infiniium	
COM (ASPL 4)	Serial Number: SE23878868 Firmware Version: 06.60.00109	
instruments Found	Connection Strings	
COM (ASRL5)		
nstruments Found	VISA Address Aliases SICL Address	
COM (ASRL6)	CCPIP0::10.22.21.85::hislip0::INSTR an,4880;hislip[10.22.21.85]:hislip0	
instruments Found		
USB (USB0)	Installed IVI Drivers 🗳 Update	
nstruments Found	<no drivers="" installed=""></no>	
*	< オシロではなく VNAのSICLアドレスを	設況
<i>t</i> :	ざさい。図はSICLアドレスの記載位置を	示
	Remote IO Server Off 32-Bit Keysight VISA is Primary Version: 18.1.2	26209.5
727 3		

10Base-T Tx Return Loss テスト

SELECT TESTS タブの設定



④Select TestタブでTransmitter Return Lossのテストにチェックをいれます。



セットアップ図 – Calibrationの実行

10BASE-T TX RETURN LOSS テスト

10 Base-T Transmitter Return Loss Test



⑤左図のセットアップで、測定治具のRJ45のコネクタに付属の短いEthernetケーブルでキャリブレーション治具を接続し、VNAのメニューで1ポートのキャリブレーションを行ってください。

キャリブレーション時のVNAの設定は以下です。

Settings for VNA:

- Measurement: Refl Fwd S11.
- Start Frequency. 5MHz
- Stop Frequency: 10MHz
- Turn ON averaging.

VNAのメニューにOpen/Short/LoadのCalがあるので、 順番に付け替えてキャリブレーションを完了してください。



セットアップ図

10BASE-T TX RETURN LOSS テスト



10Base-T Rx Return Loss テスト

SELECT TESTS タブの 設定



①Select TestタブでReceiver Return Lossのテストにチェックを いれます。



セットアップ図

10BASE-T RX RETURN LOSS テスト



VNAで測定済みのS-parameterを読み込ませる方法

CITI形式かTOUCHSTONE形式のファイルを読み込ませてレポートに結果を統合可能

🔟 Ethernet Test Application New Device1
File View Tools Help
Set Up Select Tests Configure Connect Run Automate Results HTML Report
Ethernet Test Application Test Enviroment Setup Ethernet Speed ✓ 10Base-T 100Base-T 100Base-T
1000Base-T ✓ Use Disturbing Signal Signal: O Use Keysight 33250A Calibrate Sources ✓ With TX_TCLK O Use Keysight 33612A O Use Keysight 81150/60A O Use Others O Use Others O Use Vector Network Analyzer O Use Data File
External Instruments Status: Configure
Test Report Comments (Optional)
Messages
Summaries (click for details) Details 2021-03-12 03:52:55:323 午後 Connecting to The prime 2021-03-12 03:52:56:004 PM Connected to The primar 2021-03-12 03:52:59:816 PM Ready (
Unsaved Changes 0 Tests

① PXXのTx Return LossのセットアップでS-parameterを測定し、 休用また。4m (Tauaha tana K ボンに 保 たします

結果を*.s1p(Touchstone形式)に保存します。

② PXXのRx Return LossのセットアップでS-parameterを測定し、

結果を*.s1p(Touchstone形式)に保存します。

③ SetupタブのReturn Loss Testの項目で、Use Data Fileを選択し、 Configure Filesボタンから1と2で保存したファイルをそれぞれダイ アログボックスに設定しOKを押します。

ReturnLoss Data Files	×
10Base-T	
TX:	Browse
RX:	Browse
100Base-TX	
	Browse
RX:	Browse
1000Base-T	
Pair A:	Browse
Pair B:	Browse
Pair C:	Browse
Pair D:	Browse
Canc	el OK
	111



Select Test タブの設定

VNAで測定済みのS-PARAMETERを読み込ませる方法





1-2.50221

ETHERNET 測定セミナー 資料



Ethernet 測定 セミナー資料

ソリューション・エンジニアリング部門

2021.03.12

キーサイト・テクノロジー株式会社



......

Agenda

■ Ethernetの技術動向とEthernetの概要

88

■ Ethernetコンプライアンス試験概要

■ 1000Base-Tの試験項目

■ 100Base-TXの試験項目

■ 10Base-Tの試験項目



Ethernetの採用事例









ケーブルとトポロジ

ペア1

ペア2

ペア3

ペア4

ケーブルカテゴリと伝送距離

	カテゴリ	最大伝送距離
10Base-T	CAT3以上	100m °
100Base-TX	CAT5以上	100m .
1000Base-T	CAT5 / CAT5e以上	100m



	Pin	10BASE-T/ 100BASE-TX	1000BASE-T
	1	TD+	BI_DA+
	2	TD-	BI_DA-
1	3	RD+	BL_DB+
1	4	Unused	BI_DC+
0241	5	Unused	BI_DC-
1	6	RD-	BI_DB-
1	7	Unused	BI_DD+
1	8	Unused	BI_DD-

10Base-T/100Base-TX/ 1000Base-Tにおける RJ-45へのピンアサイン





91

KEYSIGHT TECHNOLOGIES





- > 伝送レート:10Mbps
 > 送信、受信は別々のペアで行なわれる
 > 差動伝送、差動インピーダンス100Ω
 > マンチェスター符号によるMACフレームの
- MACフレーム 0 → 「10」と符号化
 MACフレーム 1 → 「10」と符号化
- MACフレーム 1 → 「01」と符号化



通信には使われない







 > 伝送レート:100Mbps
 > 送信、受信は別々のペアで行なわれる
 > 差動伝送、差動インピーダンス100Ω
 > 4B5BによるMACフレームの符号化 ※4bit MACフレームを5bitに符号化
 > 符号化された5bitの情報は、PHYチップで MLT-3により3値の電気信号に変換されて 伝送 MACフレーム 0 0 (100Mbps) 4B5Bによる 0 Ω 符号化 (125MSymbol/s) +1V MLT-3 により変換 0 された -1V 電気信号 MLT-3 「0」:変化なし $[1|:0 \rightarrow +1 \rightarrow 0 \rightarrow -1 \rightarrow 0 \rightarrow 2$ 変化



1000Base-T 概要

ピン番号



ハイブリッド回路により 送信信号と受信信号を分離

- ➤ 伝送レート:1Gbps
- ▶ 各ペアとも250Mbpsで送信・受信信号が伝送
- ▶ 差動伝送、差動インピーダンス100Ω

▶ 8B1Q4によるMACフレームの符号化

※ 8ビットに誤り訂正の1bitを加え、9bitを4つの 5値情報に変換

▶ 8B1Q4により符号化された情報を、4D-PAM5 により、各ペア5値の電圧レベルを持つ電気信 号として伝送

※ 5の4乗 = 625通りの組合せ。

実際は9bitなので、この中から512通りの 組合せを選ぶ MACフレーム (1Gbps)

01010110

8B1Q4による 符号化 (1125MSymbol/s)

ol/s)

4D-PAM5 により 変換された 電気信号



A: -1, B: 0, C: -2, D: +1

各ペアで5値の信号を伝送



Agenda

■ Ethernetの技術動向とEthernetの概要

95

■ Ethernetコンプライアンス試験概要

■ 1000Base-Tの試験項目

■ 100Base-TXの試験項目

10Base-Tの試験項目



Ethernet規格書ならびに電気特性試験手順書



"Fiber Distributed Interface -Token Ring Twisted Pair Physical Layer Medium Dependent" ANSI X3.263-1995



"Test Suite" for Ethernet, IOL, Univ. of New Hampshire



その他の規格

- BroadR-Reach:車載LAN
- EEE(<u>Energy Efficient E</u>thernet):省電力Ethernet
- 10GBase-KR:バックプレーン通信用規格。伝送装置内等で使用される。
- ・光インターフェース規格もあり(100Base-FX、1000Base-SX/LX、10GBase-SR/LR/ERなど)
- ・HD Base-T:家電製品向けの接続規格。無圧縮のHD動画、音声等の通信。
- CC-Link IE: Ethernet ベースの産業用フィールドネットワーク



Ethernetにロゴ認証プログラムはない

ロゴ認証プロ	グラムあり	
規格	認証団体	5 5
HI-SPEED GERTIFIED	USB-IF	(1
PCI	PCI-SIG	
	SATA-IO	

Ethernet (10Base-T / 100Base-TX / 1000Base-T) には <u>ロゴ認証プログラムはない</u>

注意】				
Etherne	etの電気	瓦的仕様		
IEEE8	302.3お	よびANS	SI X3.20	63-1995
Etherne	etの試験	〕手順	21	
"Test	Suites	of or Ethe	ernet, I	OL, UNH
こより定る	められて	いる。		



試験信号とテストモード

各試験項目は規格で規定された試験信号により実施

■ Chipをテストモードに設定し試験信号を出力

試験信号を出力できない場合には試験を実施できない *



10Base-T

試験信号例



Ethernet試験の現状と課題

Ethernetの仕様はマージンが少なく試験に合格するのが難しい

仕様を正しく理解し、正しい試験手順で試験を実行することが重要



10Base-T MAU Template Test 100Base-TX Transmit Jitter Test 1000Base-T Point H Template test



Agenda

■ Ethernetの技術動向とEthernetの概要

101

■ Ethernetコンプライアンス試験概要

■ 1000Base-Tの試験項目

■ 100Base-TXの試験項目

10Base-Tの試験項目



Ethernet Fixture

N5395C



N5395C 付属の RL Calibration Kit Open/Short/Load







N5395A (販売終了)



1000Base-T 試験信号

- 試験信号の出力
 - Registerの設定によりIEEE802.3-2005, 40.6.1.1.2で規定されたTest Mode1, 2, 3, 4の出力
 - Test Modeへの移行方法はチップベンダーにより異なる
 - Test Mode 1からTest Mode 4を出力できないと、1000Base-Tの電気試験は行なえない



2 4 6 8 Time (us) 10 12 14 Figure 40–21—Example of Transmitter Test Mode 4 waveform (1 cycle)



Figure 40-20-Example of transmitter test modes 2 and 3 waveform

Table 40-7-GMII management register settings for test modes

Bit 1 (9.15)	Bit 2 (9.14)	Bit 3 (9.13)	Mode
0	0	0	Normal operation
0	0	1	Test mode 1-Transmit waveform test
0	1	0	Test mode 2—Transmit jitter test in MASTER mode
0	1	1	Test mode 3-Transmit jitter test in SLAVE mode
1	0	0	Test mode 4-Transmitter distortion test

Registerの設定



1000Base-T ジッタ試験とTX_TCLK

■ MASTERモードとSLAVEモード

• RegisterによりMASTERモードまたはSLAVEモードに設定 (IEEE802.3-2005, 40.5.1.1)

Register	Bit	Name	Description	Type ^a
9	9.15:13	Test mode bits	Transmitter test mode operations are defined by bits 9.15:13 as described in 40.6.1.1.2 and Table 40–7. The default values for bits 9.15:13 are all zero.	R/W
9	9.12	MASTER-SLAVE Manual Config Enable	1=Enable MASTER-SLAVE Manual configuration value 0=Disable MASTER-SLAVE Manual configuration value Default bit value is 0.	R/W
9	9.11	MASTER-SLAVE Config Value	1=Configure PHY as MASTER during MASTER-SLAVE negotiation, only when 9.12 is set to logical one. 0=Configure PHY as SLAVE during MASTER-SLAVE negotiation, only when 9.12 is set to logical one. Default bit value is 0.	R/W
10	10.13	Local Receiver Status	1 = Local Receiver OK (loc_rcvr_status=OK) 0 = Local Receiver not OK (loc_rcvr_status=NOT_OK) Defined by the value of loc_rcvr_status as per 40.4.5.1.	RO

MASTERモード、SLAVEモードの設定

■ TX_TCLKの捕捉

1000Base-Tのジッタ試験はMASTERまたはSLAVEのTX_TCLKを基準に規定

104

<u>TX_TCLKを捕捉できないとジッタ試験は行なえない</u>



1000Base-T 試験項目一覧

■ Peak Differential Output Voltage and Level Accuracy (Disturbing Signal あり)

- Maximum Output Droop (Disturbing Signal あり)
- Differential Output Template (Disturbing Signal あり)
- Transmitter Distortion (Disturbing Signal あり)
- Common-mode Output Voltage
- Jitter for MASTER Mode
- Jitter for SLAVE Mode
- MDI Return Loss



1000Base-T Peak Differential Output Voltage

Level Accuracy および Maximum Output Droop試験

Peak Differential Output Voltage and Level Accuracy

- <u>Test Mode1</u>試験信号において、以下の項目を測定。 なお、評価の際には<u>2MHzのHigh Pass Filter</u>を適用。 (IEEE802.3-2005, 40.6.1.2.1)
 - 670mV< | V_A | の平均値< 820mV
 670mV< | V_B | の平均値< 820mV
 |V_A|の平均値 |V_B|の平均値との差: 1%以内
 |V_C|の平均値と(|V_A|の平均値)/2との差: 2%以内
 |V_C|の平均値と(|V_B|の平均値)/2との差: 2%以内
 |V_D|の平均値と(|V_B|の平均値)/2との差: 2%以内

Maximum Output Droop

•<u>Test Mode1</u>試験信号において、以下の項目を測定。
 評価の際にHigh Pass Filterは適用しない。
 (IEEE802.3-2005, 40.6.1.2.2)

• |V_G|の平均値>0.731(|V_F|の平均値) • |V_J|の平均値>0.731(|V_H|の平均値)





1000Base-T Differential Output Template試験

Differential Output Template

Test Mode1 試験信号においてTemplate 試験を実施。 (IEEE802.3-2005, 40.6.1.2.3)

Point A, B, C, D

- ・評価の際には、<u>2MHzのHigh Pass Filter</u>を適用
- 各ポイントでの電圧を繰り返し測定し、電圧および時間の
 2次元ヒストグラム化してデータを蓄積。
- 各ポイントでの蓄積されたデータを以下の通り正規化して、 重ね描きを行ない、Template 1に抵触しないことを確認
 - ・Point A: Point AのPeak電圧 VA
 - Point B : (Point AのPeak電圧 V_A)
 - Point C : (Point AのPeak電圧 V_A) / 2
 - ・Point D: (Point AのPeak電圧 V_A) / 2
- •Templateは測定波形にあわせて時間軸方向の位置を調節しても良い。

Point E, F

- ・各ポイントでの電圧を以下の通り正規化して測定し、 重ね描きを行ない、Template 2に抵触しないことを確認
 - •Point E : Point EのPeak電圧 V_F
 - •Point F : Point FのPeak電圧 V_F
- •Templateは測定波形にあわせて時間軸方向の位置を調節しても良い。





1000Base-T Transmitter Distortionおよび Common-mode Output Voltage試験

Transmitter Distortion

・Test Mode4 試験信号により試験を実施。

(IEEE802.3-2005, 40.6.1.2.4)

- Test Mode4試験信号から連続した2047シンボルを抽出して Peak Distortionを測定。測定時には2MHzのHigh Pass Filterを適用。
- ・各シンボルでの歪みは10mV以内であること。
- ・規格書に記述されたMATLABコードにより歪みを計算。
- ・測定精度をあげるために繰り返し測定。

Common-mode Output Voltage

- <u>Test Mode4</u>試験信号により試験を実施
- Peak Common-mode Output Voltageが50mVpp以下であること。
- 測定精度をあげるために繰り返し測定。



Test Mode 4

Example of Transmitter Test Mode 4



Figure 40-32-Common-mode output voltage test circuit

Common-mode output voltage 測定回路


1000Base-T Disturbing Signal試験

Disturbing Signal試験

- 妨害信号(Disturbing Signal)が重畳しても、
- DUTからの出力信号の線形性が保たれて いることを確認する試験
- ・ 妨害信号としてFunction Generator から
- Table 40-9で規定された正弦波を出力。
- Test Mode 1およびTest Mode 4の各試験信号に 重畳させる。
- 重畳された妨害信号をIEEE802.3-2005, 40.6.1.1.2で規定されたPost Processingにより 取り除き、Test Mode 1を使う試験ならびに Transmitter Distortion試験のPass / Failを判定

Table 40–9–V_d Characteristics

Characteristic	Transmit test fixture 1	Transmit test fixture 2	Transmit test fixture 3
Waveform	Sine wave		
Amplitude	2.8 volts peak-to-peak	2.8 volts peak-to-peak	5.4 volts peak-to-peak
Frequency	31.25 MHz	31.25 MHz	20.833 MHz (125/6 MHz)
Parity	All harmonics >40 dB below fundamental		

妨害信号の仕様



Figure 40.A-1: Test setup block diagram

妨害試験測定系のダイアグラム



1000Base-T Jitter試験項目

MASTER Mode JTxOut
 Jitter MASTER Unfiltered
 Jitter MASTER Filtered
 SLAVE Mode JTxOut
 Jitter SLAVE Unfiltered
 Jitter SLAVE Filtered



MASTER Mode JTxOut

 【評価項目ならびに規格値】
 >MASTER (DUT)のクロック TX_TCLKに対する Data (Test Mode 2) のジッタ JTxOut を評価。
 > JTxOut単体では規格値が定められていない。 Jitter MASTER Filteredで考慮される。

【DUTの設定】

▶ Test Mode 2を出力。 Registerの設定はTable 40-7の通り。

【測定上のポイント】

 ➤TX_TCLK, Dataを1回の掃引で100ms以上1s以下 取り込む。(IEEE802.3-2005, 40.6.1.2.5)
 >TX_TCLK: 50%の電圧レベル (立上りまたは立下り) Data: 0V を基準にジッタを評価。(IEEE802.3-2005, 40.6.1.2.5)





Figure 16 Probing for 1000 Base-T MASTER JTxOut

Table 40–7—GMII management register settings for test modes

Bit 2 (9.14)	Bit 3 (9.13)	Mode
0	0	Normal operation
0	1	Test mode 1-Transmit waveform test
1	0	Test mode 2-Transmit jitter test in MASTER mode
1	1	Test mode 3-Transmit jitter test in SLAVE mode
	Bit 2 (9.14) 0 1 1	Bit 2 (9.14) Bit 3 (9.13) 0 0 0 1 1 0 1 1

111

KEYSIGHT TECHNOLOGIES

Jitter MASTER Unfiltered

【評価項目ならびに規格値】

- > "unjittered reference"に対するMASTER TX_TCLK の ジッタ (peak to peak) が1.4ns以下であること
- * "unjittered reference"の定義について規格書では 記述がない。

【DUTおよびLink Partnerの設定】

> DUT, Link PartnerともにNormal Mode。
 それぞれRegisterを以下の通り設定。
 DUT: 9.12=1, 9.11=1
 Link Partner: 10.13=1

【測定上のポイント】

- TX_TCLK, unjittered referenceを1回の掃引で100ms以上 1s以下取り込む。(IEEE802.3-2005, 40.6.1.2.5)
- TX_TCLK, unjittered referenceともに50%の電圧レベルを 基準にジッタを測定
- 100ms以上1s以下取り込んだTX_TCLKの平均周波数を計算。
 N5392Aではこの平均周波数を持つクロックを
 "unjittered reference"とする。



Table 40-3-1000BASE-T Register

Register	Bit	Name	Description	Type ^a
9	9.15:13	Test mode bits	Transmitter test mode operations are defined by bits 9.15:13 as described in 40.6.1.1.2 and Table 40–7. The default values for bits 9.15:13 are all zero.	R/W
9	9.12	MASTER-SLAVE Manual Config Enable	1=Enable MASTER-SLAVE Manual configuration value 0=Disable MASTER-SLAVE Manual configuration value Default bit value is 0.	R/W
9	9.11	MASTER-SLAVE Config Value	1=Configure PHY as MASTER during MASTER-SLAVE negotiation, only when 9.12 is set to logical one. 0=Configure PHY as SLAVE during MASTER-SLAVE negotiation, only when 9.12 is set to logical one. Default bit value is 0.	R/W
10	10.13	Local Receiver Status	1 = Local Receiver OK (loc_rcvr_status=OK) 0 = Local Receiver not OK (loc_rcvr_status=NOT_OK) Defined by the value of loc_rcvr_status as per 40.4.5.1.	RO



Jitter MASTER Filtered

【評価項目ならびに規格値】

> 5kHz filtered MASTER Clock Jitter

+ MASTER mode JtxOut < 0.3 ns

【DUTおよびLink Partnerの設定】

- DUT, Link PartnerともにNormal Mode。
 それぞれRegisterを以下の通り設定。
 - DUT: 9.12=1, 9.11=1
 - Link Partner : 10.13=1

【測定上のポイント】

- > DUTのTX_TCLKを100,000エッジ以上取り込む。
 (IEEE802.3-2005, 40.6.1.2.5)
- 取り込んだTX_TCLKからJitter MASTER Unfiltered
 を導出。これに以下の伝達関数を持つ5kHz High
 Pass Filterを適用してJitter MASTER Filtered



 $H_{jf}(f) = \frac{jf}{if + 5000} \quad f \text{ in } Hz$



SLAVE Mode JTxOut

【評価項目ならびに規格値】

 > SLAVE (DUT)のクロック TX_TCLKに対する Data (Test Mode 3) のジッタ JTxOut を評価。
 > JTxOut単体では基準値が定められていない。 Jitter SLAVE Filteredで考慮される。

【DUTの設定】

> Test Mode 3を出力。 Registerの設定はTable 40-7の通り。

【測定上のポイント】

- > TX_TCLK, Dataを1回の掃引で100ms以上1s以下
- 取り込む。(IEEE802.3-2005, 40.6.1.2.5)
- ▶ TX_TCLK : Vppの50%のレベル (立上りまたは立下り)
 - Data: 0V を基準にジッタを評価。(IEEE802.3-2005, 40.6.1.2.5)





Table 40–7—GMII management register settings for test modes

Bit 1 (9.15)	Bit 2 (9.14)	Bit 3 (9.13)	Mode	
0	0	0	Normal operation	
0	0	1	Test mode 1-Transmit waveform test	
0	1	0	Test mode 2-Transmit jitter test in MASTER mode	
0	1	1	Test mode 3-Transmit jitter test in SLAVE mode	

Figure 40–20—Example of transmitter test modes 2 and 3 waveform

Jitter SLAVE Unfiltered

【評価項目ならびに規格値】

MASTER TX_TCLK に対する SLAVE TX_TCLK の

ジッタ (peak to peak) が1.4ns以下であること

【DUTおよびLink Partnerの設定】

DUT, Link PartnerともにNormal Mode。

それぞれRegisterを以下の通り設定。 DUT (SLAVE) : 9.12=1, 9.11=0, 10.13=1 Link Partner (MASTER) : 9.12=1, 9.11=1

【測定上のポイント】

- MASTERおよびSLAVEのTX_TCLKを1回の掃引で 100ms以上1s以下取り込む。(IEEE802.3-2005, 40.6.1.2.5)
 MASTER TX_TCLK, SLAVE TX_TCLKともに50%の
 - 電圧レベルを基準にジッタを測定



Figure 19 Probing for 1000 Base-T SLAVE TX_TCLK Jitter (Filtered and Unfiltered)

Table 40–3–1000BASE-T Registers

Register	Bit	Name	Description	Type ^a
9	9.15:13	Test mode bits	Transmitter test mode operations are defined by bits 9.15:13 as described in 40.6.1.1.2 and Table 40–7. The default values for bits 9.15:13 are all zero.	R/W
9	9.12	MASTER-SLAVE Manual Config Enable	1=Enable MASTER-SLAVE Manual configuration value 0=Disable MASTER-SLAVE Manual configuration value De fault bit value is 0.	R/W
9	9.11	MASTER-SLAVE Config Value	1=Configure PHY as MASTER during MASTER-SLAVE negotiation, only when 9.12 is set to logical one. 0=Configure PHY as SLAVE during MASTER-SLAVE negotiation, only when 9.12 is set to logical one. Default bit value is 0.	R/W
10	10.13	Local Receiver Status	1 = Local Receiver OK (loc_rcvr_status=OK) 0 = Local Receiver not OK (loc_rcvr_status=NOT_OK) Defined by the value of loc_rcvr_status as per 40.4.5.1.	RO

Jitter SLAVE Filtered

【評価項目ならびに規格値】

- > SLAVE Mode JTxOut + 32kHz Filtered SLAVE TX_TCLK
 - 5kHz Filtered MASTER TX_TCLK < 0.4ns

【DUTおよびLink Partnerの設定】

> DUT, Link PartnerともにNormal Mode。 それぞれRegisterを以下の通り設定。 DUT (SLAVE): 9.12=1, 9.11=0, 10.13=1 Link Partner (MASTER): 9.12=1, 9.11=1

【測定上のポイント】

> SLAVE (DUT), MASTER (Link Partner)の
 各TX TCLKを100,000エッジ以上取り込む。

(IEEE802.3-2005, 40.6.1.2.5)

- MASTER TX_TCLKからJitter MASTER Unfilteredを導出。これに以下の 伝達関数を持つ5kHz High Pass Filterを適用してJitter MASTER Filtered を計算。
- MASTER TX_TCLK に対する SLAVE TX_TCLK のジッタを測定。 これに以下の伝達関数を持つ32kHz High Pass Filterを適用して Jitter SLAVE Filteredを計算

$$H_{jf}(f) = \frac{Jf}{jf + 32000} \quad f \text{ in } Hz$$



Figure 19 Probing for 1000 Base-T SLAVE TX_TCLK Jitter (Filtered and Unfiltered)

Table 40–3–1000BASE-T Registers

Register	Bit	Name	Description	Type ^a
9	9.15:13	Test mode bits	Transmitter test mode operations are defined by bits 9.15:13 as described in 40.6.1.1.2 and Table 40–7. The default values for bits 9.15:13 are all zero.	R/W
9	9.12	MASTER-SLAVE Manual Config Enable	1=Enable MASTER-SLAVE Manual configuration value 0=Disable MASTER-SLAVE Manual configuration value Default bit value is 0.	R/W
9	9.11	MASTER-SLAVE Config Value	1=Configure PHY as MASTER during MASTER-SLAVE negotiation, only when 9.12 is set to logical one. 0=Configure PHY as SLAVE during MASTER-SLAVE negotiation, only when 9.12 is set to logical one. Default bit value is 0.	R/W
10	10.13	Local Receiver Status	1 = Local Receiver OK (loc_rcvr_status=OK) 0 = Local Receiver not OK (loc_rcvr_status=NOT_OK) Defined by the value of loc_rcvr_status as per 40.4.5.1.	RO



Jitter試験にTest Spoolが必要な理由

信号のS/N比が悪い状態で試験を行なうと40.6.1.1.1で規定されているため

40.6.1.1.1 Test channel

To perform the transmitter MASTER-SLAVE timing jitter tests described in this clause, a test channel is required to ensure that jitter is measured under conditions of poor signal to echo ratio. This test channel shall be constructed by combining 100 and 120 Ω cable segments that both meet or exceed ISO/IEC 11801 Category 5 specifications for each pair, as shown in Figure 40–18, with the lengths and additional restrictions on

parameters described in Table 40–6. The ends of the test channel shall be terminated with connectors meeting or exceeding ISO/IEC 11801:1995 Category 5 specifications. The return loss of the resulting test channel shall meet the return loss requirements of 40.7.2.3 and the crosstalk requirements of 40.7.3.



Identical for each of the four pairs.

117

Figure 40-18—Test channel topology for each cable pair



Jitter試験にTest Spoolが必要な理由

Cable segment	Length (meters)	Characteristic impedance (at frequencies >1 MHz)	Attenuation (per 100 meters at 31.25 MHz)
1	L ₁ =1.20	$120 \Omega \pm 5 \Omega$	7.8 to 8.8 dB
2	L ₂ =x	$100 \ \Omega \pm 5 \ \Omega$	10.8 to 11.8 dB
3	L ₃ =1.48	$120 \Omega \pm 5 \Omega$	7.8 to 8.8 dB
4	L ₄ =y	100 $\Omega \pm 5 \Omega$	10.8 to 11.8 dB

Table 40–6—Test channel cable segment specifications

NOTE—x is chosen so that the total delay of segments C1, C2, and C3, averaged across all pairs, is equal to 570 ns at 31.25 MHz; however, if this would cause the total attenuation of segments C1, C2, and C3, averaged across all pairs, to exceed the worst case insertion loss specified in 40.7.2.1 then x is chosen so that the total attenuation of segments C1, C2, and C3, averaged across all pairs, does not violate 40.7.2.1 at any frequencies. The value of y is chosen so that the total attenuation of segments C1, C2, C3, and C4, averaged across all pairs, does not violate 40.7.2.1 at any frequency (y may be 0).



1000Base-T MDI Return Loss試験

■ MDI Return Loss試験

- MDI (Media Dependent Interface)の4つのペアの Return Lossを<u>ネットワークアナライザ</u>で測定
- ・ DUTからTest Mode 4の信号を送信した状態で測定
- ネットワークアナライザでの測定前にcalibrationにより ケーブルや治具などの測定系の影響を除去
- バランにより差動からシングルエンドに変換を行ない、
 シングルエンドでのリターンロスをS₁₁としてネット
 ワークアナライザで測定
- シングルエンド50Ωでのリターンロスを実測後、計算により
 差動100Ω、差動85Ωおよび差動115Ωでのリターンロスを導出

・規格値は以下の通り。

リターンロス > 16dB (1MHz – 40MHz) リターンロス > 10 – 20 * log₁₀(f / 80) dB (40MHz-100MHz) (f:単位はMHz)



リターンロス測定での治具



Agenda

■ Ethernetの技術動向とEthernetの概要

120

■ Ethernetコンプライアンス試験概要

■ 1000Base-Tの試験項目

■ 100Base-TXの試験項目

■ 10Base-Tの試験項目



100Base-TX 試験信号

- 試験信号の出力
 - ・ MLT-3 encoded /l/ code group (以下、MLT-3信号と表わす)の出力
 - MLT-3信号の出力方法はチップにより異なる
 - ・ MLT-3信号を出力できない場合は試験を行なえない
 - ・ チップによっては、通信していない状態でMLT-3信号を連続的に送信する





100Base-TX 試験項目一覧

- Differential Output Voltage
 Rise time and Fall Time
 Waveform Overshoot
- AOI Template
- Transmit Jitter
- Duty Cycle Distortion
- Transmitter Return Loss
- Differential Input Impedance



100Base-TX Differential Output Voltage および Rise and Fall Times試験

- Differential Output Voltage
- MLT-3信号から図のようなパターンを抽出
- 950mV < Vout < 1050mV
- ・電圧レベルの対象性 0.98< |+Vout/-Vout| <1.02
- +Voutおよび-Voutは繰り返し測定した平均値

Rise and Fall Times

- ・<u>MLT-3信号</u>から図のようなパターンを抽出
- 3ns< Tr (Tf) <5ns
- 対称性 |Tr-Tf| <0.5ns
- TrおよびTfは繰り返し測定した平均値





Rise / Fall Time試験 で使われるパターン



100Base-TX Duty Cycle Distortion および Waveform Overshoot試験

Duty Cycle Distortion :

- ・ <u>MLT-3信号</u>から図のようなパターンを抽出
- •下の式よりe1からe6を計算
- ・繰り返し測定を行ない平均値をDCDとする
 ・DCD < 0.5ns



- Waveform Overshoot
- <u>MLT-3信号</u>から図のようなパターンを抽出
- +Vpeak:繰り返し測定をした平均値として測定
- ・ -Vpeak:繰り返し測定をした平均値として測定
- Vpeak-Vout < 0.05*Vout





100Base-TX Transmit Jitter

Transmit Jitter

- ・ <u>MLT-3信号</u>により評価
 - ※ ANSI X3.263-1995 9.1.9節ではMLT-3 encoded /H/ code-groupsを使うようにとの記述があるが、 IEEE802.3-2005 25.4.5節ではMLT-3 encoded /I/ code-groupsでもよい旨が明記されている。
- Transmit clockを基準にジッタ測定を行なう。
- Transmit clockをとれない場合には、<u>狭帯域のPLL</u> <u>によりMLT-3信号からクロックを再生</u>する。
- 上記の<u>クロックを基準としてTotal Jitterを測定</u>。
- Total Jitter < 1.4 ns

KeysightのEthernet評価ソフトN5392B/Cでは、 MLT-3信号から再生されたクロックを基準として

<u>MLT-3信号のEye Patternを描画。</u>

Eye Patternのクロスポイントの幅からTotal Jitterを測定している。







100Base-TX AOI Template試験

■ AOI Template :

- ・<u>MLT3信号</u>により測定
- MLT3信号から<u>再生したクロックを基準にして</u>Eye Patternを描画
- Mask Templateの電圧軸スケールを信号にあわせて 0.95から1.05の間で任意に設定
- Mask Templateの時間軸での位置を信号にあわせて 任意の位置に設定

規格に則ったマスクテンプレートの 位置およびスケールの自動調整







100Base-TX Transmitter Return Loss試験

■ Transmitter Return Loss試験

- TransmitterのReturn Lossをネットワークアナライザで測定
- DUTから<u>MLT-3の信号を送信した状態で測定</u>
- ネットワークアナライザでの測定前にcalibrationにより ケーブルや治具などの測定系の影響を除去
- バランにより差動からシングルエンドに変換を行ない、
 シングルエンドでのリターンロスをS11としてネットワーク
 アナライザで測定
- シングルエンド50Ωでのリターンロスを実測後、計算により
 差動100Ω、差動85Ωおよび差動115Ωでのリターンロスを導出
- 規格値は以下の通り。

リターンロス > 16dB (2MHz – 30MHz) リターンロス > 10 – 20 * log₁₀(f / 30) dB (30MHz - 60MHz) リターンロス > 10dB (60MHz - 80MHz)

(f:単位はMHz)



リターンロス測定での治具



100Base-TX Differential Input Impedance試験

■ Receiver Return Loss試験

- ReceiverのReturn Lossをネットワークアナライザで測定
- DUTの電源を入れ動作状態に設定
- ネットワークアナライザでの測定前にcalibrationにより ケーブルや治具などの測定系の影響を除去
- バランにより差動からシングルエンドに変換を行ない、
 シングルエンドでのリターンロスをS11としてネットワーク
 アナライザで測定
- シングルエンド50Ωでのリターンロスを実測後、計算により
 差動100Ω、差動85Ωおよび差動115Ωでのリターンロスを導出
- ・規格値は以下の通り。

リターンロス > 16dB (2MHz – 30MHz) リターンロス > 10 – 20 * log₁₀(f / 30) dB (30MHz - 60MHz) リターンロス > 10dB (60MHz - 80MHz)

(f:単位はMHz)





リターンロス測定での治具

Agenda

■ Ethernetの技術動向とEthernetの概要

129

■ Ethernetコンプライアンス試験概要

■ 1000Base-Tの試験項目

■ 100Base-TXの試験項目

■ 10Base-Tの試験項目



10Base-T 試験信号 – Link Test Pulse

Link Test Pulse

- ・ リンクの接続を試験するために送信されるAuto Negotiationの最初の信号
- 強制的に10Base-T Full/Half Duplex Modeに設定すると出力される
- ・ 以下の試験項目でLink Test Pulseを使う。
- Link Test Pulse試験 (TPMあり、なし)





10Base-T 試験信号 – Random Pattern

- Random Pattern
- ・<u>Manchester符号化されたランダムパターン</u>(IEEE802.3-2005, 14.3.1.2.1)
- ・パターンの出力方法はチップにより異なる。
- ・以下の試験項目でランダムパターンを使う。
- MAU Template試験
- Jitter試験 (TPMあり、なし)
- Peak Differential Voltage





10Base-T 試験信号 – TP_IDL信号

■ TP_IDL信号

- ・Idle状態に入る直前に送信される信号。データパケットの最後の部分。
- ・以下の試験項目でTP_IDLを使う。
- TP_IDL Template 試験 (TPMあり、なし)



Twisted Pair Model なしの場合

Twisted Pair Model ありの場合



10Base-T 試験信号 – All Ones Manchester Encoded Signal

All Ones Manchester Encoded Signal

- ・すべて1の信号をマンチェスター符号化した信号 (IEEE802.3-2005, 14.3.1.2.1)
- ・パターンの出力方法はチップにより異なる。
- ・以下の試験項目でAll Ones Manchester Encoded Signalを使う。
- Harmonic Content試験 (TPMなし)



All Ones Manchester Encoded Signal



10Base-T TPM (Twisted Pair Model)

TPM - Twisted Pair Model

- ・ 単一のリンクセグメントで生じるひずみをモデル化した等価回路 (IEEE802.3-2005, 14.3.1.2)
- ・ 以下の試験ではTPMありおよびTPMなしの両方の場合について試験
 - Link Test Pulse
 - TP_IDL
 - Jitter
- ・ 以下の試験ではTPMありの場合のみ試験
 - MAU Template
- ・ 以下の試験ではTPMなしの場合のみ試験
 - Peak Differential Voltage
 - Harmonic Content



NOTE: Care must be taken that layout and parasitics do not exceed R, C, and L tolerance values. Resistances are in Ω Capacitances are in pF Inductances are in μ H

134

Figure 14-7-Twisted-pair model

Twisted Pair Model



10Base-T 負荷条件

■ 負荷条件

- ・Load1およびLoad2が定義 (IEEE802.3-2005, 14.3.1.2.1)。
- ・ 負荷モデルの記述がない試験項目は差動100Ω終端で測定。
- ・以下の試験項目はLoad1, Load2, 差動100Ωの3通りの負荷条件で測定。
- Link Test Pulse (TPMあり、なし)
- TP_IDL Template (TPMあり、なし)



All parameters are defined over the frequency range of 250 kHz to 6 MHz.

 $\begin{array}{ll} L_{\rm g} = L \pm 1 \, \% & \qquad R_{\rm p} \geq 2 \; {\rm k} \Omega \\ C_{\rm p} = 12 \; pF \pm 20 \, \% & \qquad R_{\rm g} \leq 0.5 \; \Omega \end{array}$

135

Figure 14–11—Start-of-TP_IDL test load

負荷モデル



10Base-T Differential Output Voltage TestにおけるTPMおよび負荷条件



KEYSIGHT TECHNOLOGIES

136

L DEFINITION

 $R_p \ge 2 k\Omega$

R_s≤0.5Ω

10Base-T 試験項目一覧

- Link Test Pulse (TPMあり、なし)
- TP_IDL Template (TPMあり、なし)
- MAU Template
- Jitter (TPMあり、なし)
- Peak Differential Voltage
- Harmonic Content
- Common Mode Output Voltage

- Transmitter Return Loss
- Receiver Return Loss





■ Link Test Pulse試験

- ・ <u>Link Test Pulse</u>を出力
- TPMあり、なしかつ3種類の終端条件の 合計6通りの条件で測定

(IEEE802.3-2005, 14.3.1.2.1)





Link Test Pulse (TPMなし)

KEYSIGHT TECHNOLOGIES





10Base-T TP_IDL Template試験

■ TP_IDL Template試験

- TP_IDL信号を出力 (Random Patternを出力)。
- TPMあり、なし、かつ 3種類の終端条件の 合計6通りの条件で測定。



End of TP_IDL without TPM, Load3,





10Base-T MAU Template試験

■ MAU Template試験

- ・ <u>Random Pattern</u>を出力
- ・ 差動100Ω終端、TPMありの条件で測定
- DUTにあわせてInternal MAUとExternal MAUの いずれかを選択
- DUTからの出力信号にあわせて<u>Templateの垂直軸</u> スケールを0.9から1.1の間で調整可能



ランダムパターン

140



Templateの垂直軸 方向のスケールを 0.9から1.1の間で 調整可能



10Base-T Jitter試験

■ Jitter試験

- 最低511bitの<u>ランダムパターン</u>を送信
- 差動100Ω終端、TPMあり、なしの場合で測定
- Internal (Integrated) MAU, External MAUの いずれかを選択
- 0Vでエッジトリガをかけ、8BTおよび8.5BT離れたポイントにおける0Vでのクロスポイント幅からジッタを測定
- 規格値は以下の通り。

(IEEE802.3-2005, 14.3.1.2.1,

Annex B4.1, B4.3.3)

	-0.50221		
	TPMあり	TPMなし	
Integrated MAU	8.0BT±11ns	8.0BT±20ns	
	8.5BT±11ns	8.5BT±20ns	
External MAU	8.0BT±7ns	8.0BT±16ns	
	8.5ns±7ns	8.5BT±16ns	



Integrated MAU, TPMなし, 8BTでのジッタ



Integrated MAU, TPMなし, 8.5BTでのジッタ



10Base-T Peak Differential Voltage

■ Peak Differential Voltage試験

- ・ <u>ランダムパターン</u>を出力
- ・ 差動100Ω終端、TPMなしで測定
- Positive, Negative両方のピークを測定
- ピーク電圧が2.2Vから2.8Vの間である
 ことを確認

(IEEE802.3-2005, 14.3.1.2.1)



Positive Peak Differential Voltage



ランダムパターン、TPMなし



Negative Peak Differential Voltage



10Base-T Harmonic Content試験

■ 10Base-T Harmonic Content試験

- ・ All Ones Manchester-encoded Signalを送信
- 差動100Ω終端、TPMなしで測定
- 高調波のスペクトラムは基本波に対して27dB以上 低いレベルにあること

(IEEE802.3-2005, 14.3.1.2.1)



All Ones Manchester-encoded Signal(黄色)とスペクトル(ピンク)



All Ones Manchester-encoded Signal

Harmonic Content Details PASS/FAIL Harmonic # Frequency Magnitude dB Down Fundamental 17.1 dB 10.0 MHz PASS -30.6 dB 47.7 dB Harmonic #2 20.0 MHz PASS Harmonic #3 30.0 MHz -12.9 dB 29.9 dB PASS 40.0 MHz -36.7 dB Harmonic #4 53.8 dB PASS -22.2 dB Harmonic #5 50.0 MHz 39.3 dB PASS -38.5 dB 55.6 dB 60.0 MHz Harmonic #6 PASS Harmonic #7 70.0 MHz -26.1 dB 43.2 dB PASS Harmonic #9 90.0 MHz -31.8 dB 48.9 dB PASS -32.9 dB 50.0 dB Harmonic #11 110.0 MHz PASS 130.0 MHz -35.0 dB 52.1 dB Harmonic #13 PASS Harmonic #15 150.0 MHz -37.0 dB 54.0 dB PASS Harmonic #23 230.0 MHz -40.0 dB 57.0 dB

基本波と高調波の出力レベル

10Base-T Common Mode Output Voltage試験

- Common Mode Output Voltage試験
 - ・ <u>ランダムパターン</u>を出力
 - 右図で示される回路にて測定
 - E_{cm} < 50mV peak であること



Common-mode Output Voltage



Figure 14-14-Common-mode output voltage test circuit

Common-mode Output Voltage試験回路


10Base-T Transmitter Differential Output Impedance試験

- Transmitter Differential Output Impedance試験
- TransmitterのReturn Lossを<u>ネットワークアナライザ</u>で測定
- DUTから<u>データの一部分にAll Ones (Manchester Encoded)</u>
 Signalを含んだ信号を送信した状態で測定
- ネットワークアナライザでの測定前にcalibrationにより ケーブルや治具などの測定系の影響を除去
- バランにより差動からシングルエンドに変換を行ない、
 シングルエンドでのリターンロスをS11としてネットワーク アナライザで測定
- シングルエンド50Ωでのリターンロスを実測後、計算により
 差動100Ω、差動85Ωおよび差動111Ωでのリターンロスを導出
- ・規格値は以下の通り。

リターンロス > 15dB (5MHz – 10MHz)



リターンロス測定での治具

145



10Base-T Receiver Differential Input Impedance試験

- Transmitter Differential Output Impedance試験
- TransmitterのReturn Lossをネットワークアナライザで測定
- <u>DUTの電源をONにした状態で測定</u>
- ネットワークアナライザでの測定前にcalibrationにより ケーブルや治具などの測定系の影響を除去
- バランにより差動からシングルエンドに変換を行ない、
 シングルエンドでのリターンロスをS11としてネットワーク
 アナライザで測定
- シングルエンド50Ωでのリターンロスを実測後、計算により
 差動100Ω、差動85Ωおよび差動111Ωでのリターンロスを導出
- ・規格値は以下の通り。

リターンロス > 15dB (5MHz – 10MHz)



リターンロス測定での治具

146





TEL: 0120-421-345

Email: keysightcare.japan@keysight.com

→ お問い合わせの際は測定器の型式とシリアル番号の情報をご用意ください。

147



KEYSIGHT TECHNOLOGIES